

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-101347

(43)Date of publication of application : 04.04.2003

(51)Int.Cl.

H03B 5/30

H03B 5/32

(21)Application number : 2001-371702

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 05.12.2001

(72)Inventor : KOBAYASHI SACHIHIRO  
IMAI NOBUYUKI

(30)Priority

Priority number : 2001215918

Priority date : 16.07.2001

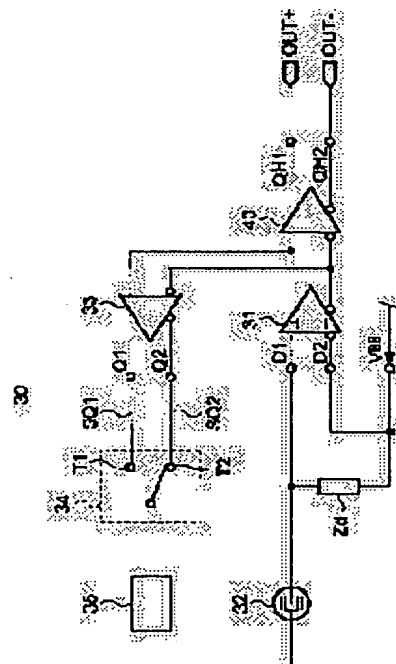
Priority country : JP

## (54) OSCILLATING CIRCUIT AND ELECTRONIC EQUIPMENT

(57)Abstract:

**PROBLEM TO BE SOLVED:** To satisfy easily the phase condition of a feedback loop at a desired oscillating frequency.

**SOLUTION:** In an oscillating circuit 30, there are provided a differential amplifier 31 having a plurality of output terminals the phases of those signals are different from each other; an SAW resonator 32; and a phase shifting circuit 35. A positive-feedback oscillating loop is formed out of the differential amplifier 31; the SAW resonator 32; and the phase shifting circuit 35. Further, the oscillating circuit 30 has a switching circuit 34 for so selecting one of the output terminals of the differential amplifier 31 that the positive-feedback loop is constituted. The switching circuit 34 so selects one of a plurality of signals SQ1, SQ2 as to output it to the phase shifting circuit 35. The phase shifting circuit 35 so shifts the phase of its input signal by a predetermined quantity as to output to the SAW resonator 32 the signal having the shifted phase.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] An oscillator circuit characterized by providing the following Differential amplifier which has two or more output terminals from which a phase of an output signal differs mutually A piezo resonator A phase-shifting circuit which only the specified quantity shifts a phase of an input signal and is outputted as an output signal The signal selection section which chooses any one of the output terminals of said differential amplifier in order to be the oscillator circuit which formed a positive feedback oscillation loop by preparation, said differential amplifier, said piezo resonator, and said phase-shifting circuit and to make said positive feedback oscillation loop constitute using either of the output terminals of said differential amplifier

[Claim 2] An oscillator circuit characterized by providing the following Differential amplifier which has two or more output terminals from which a phase of an output signal differs mutually A piezo-electric filter A phase-shifting circuit which only the specified quantity shifts a phase of an input signal and is outputted as an output signal The signal selection section which chooses any one of the output terminals of said differential amplifier in order to be the oscillator circuit which formed a positive feedback oscillation loop by preparation, said differential amplifier, said piezo-electric filter, and said phase-shifting circuit and to make said positive feedback oscillation loop constitute using either of the output terminals of said differential amplifier

[Claim 3] It is the oscillator circuit characterized by having differential amplifier with which an ECL line receiver was used for said differential amplifier in an oscillator circuit according to claim 1 or 2.

[Claim 4] It is the oscillator circuit which said differential amplifier has an inversed input terminal and a non-inversed input terminal in an oscillator circuit according to claim 1 to 3, and said inversed input terminal and said non-inversed input terminal are connected through an impedance circuit, and bias voltage is impressed to either among said inversed input terminal and said non-inversed input terminal, and is characterized by another side functioning as an input edge of said positive feedback oscillation loop.

[Claim 5] It is the oscillator circuit which is constituted as a tank circuit where said impedance circuit has an inductor and a capacitor in an oscillator circuit according to claim 4, and is characterized by said tank circuit passing alternatively only a frequency band of a request of an output signal in said phase-shifting circuit.

[Claim 6] It is the oscillator circuit which said piezo resonator is the Xtal AT cut resonator, and is characterized by said tank circuit passing alternatively only an oddth overtone oscillation frequency band

of said Xtal AT cut resonator, or a desired dispatch frequency band in an oscillator circuit according to claim 5.

[Claim 7] An oscillator circuit characterized by having the frequency-selective section which passes only a predetermined frequency band component alternatively among output signals in said phase-shifting circuit in an oscillator circuit according to claim 1 to 4.

[Claim 8] a capacitor for frequency selection by which parallel connection of said frequency-selective section was carried out in an oscillator circuit according to claim 7, and frequency selection -- business -- an oscillator circuit characterized by having a coil.

[Claim 9] When said capacitor for frequency selection carries out adjustable [ of the capacity ] in an oscillator circuit according to claim 8, it is the oscillator circuit characterized by passing alternatively only a frequency band component of an output signal of said phase-shifting circuit.

[Claim 10] It is the oscillator circuit characterized by forming said capacitor for frequency selection in an oscillator circuit according to claim 8 or 9 as a capacitor in which laser trimming is possible.

[Claim 11] It is the oscillator circuit characterized by being formed as a capacitor by which said capacitor for frequency selection was formed as a pattern on a substrate in an oscillator circuit according to claim 8 or 9, and which can be trimmed.

[Claim 12] It is the oscillator circuit characterized by having the frequency-selective section from which said phase-shifting circuit prevents alternatively a frequency band component of an output signal of the phase-shifting circuit concerned in an oscillator circuit according to claim 1 to 5.

[Claim 13] It is the oscillator circuit characterized by being formed as a variable-capacity capacitor with possible said frequency-selective section carrying out adjustable [ of the capacity ] into said phase-shifting circuit in an oscillator circuit according to claim 12.

[Claim 14] It is the oscillator circuit characterized by forming said variable-capacity capacitor in an oscillator circuit according to claim 13 as a capacitor in which laser trimming is possible.

[Claim 15] It is the oscillator circuit characterized by being formed as a capacitor by which said variable-capacity capacitor was formed as a pattern on a substrate in an oscillator circuit according to claim 13, and which can be trimmed.

[Claim 16] An oscillator circuit characterized by inserting an output-buffer circuit which has differential amplifier for an output in an output terminal side of said differential amplifier in an oscillator circuit according to claim 1 to 5.

[Claim 17] It is the oscillator circuit characterized by having differential amplifier with which an ECL line receiver was used for said differential amplifier for an output in an oscillator circuit according to claim 16.

[Claim 18] An oscillator circuit characterized by inserting a feedback buffer circuit which has differential amplifier for feedback which has two or more output terminals from which a phase of an output signal differs mutually in said positive feedback oscillation loop in an oscillator circuit according to claim 1 to 17.

[Claim 19] It is the oscillator circuit characterized by carrying out parallel connection of said feedback buffer circuit mutually in an oscillator circuit according to claim 18, having two or more said differential amplifier for feedback which has either of said two or more output terminals, and inserting any one of said two or more differential amplifier for feedback into said positive feedback oscillation loop.

[Claim 20] It is the oscillator circuit characterized by having said two or more differential amplifier for feedback with which series connection of said feedback buffer circuit was carried out in an oscillator

circuit according to claim 18, and inserting one or two or more differential amplifier for feedback which were connected to a serial one by one into said positive feedback oscillation loop among said two or more differential amplifier for feedback.

[Claim 21] It is the oscillator circuit characterized by said differential amplifier for feedback having phase contrast of an output signal of non-regular intervals in an oscillator circuit according to claim 19 or 20, respectively.

[Claim 22] It is the oscillator circuit characterized by said differential amplifier for feedback having phase contrast of an output signal at equal intervals in an oscillator circuit according to claim 19 or 20, respectively.

[Claim 23] It is the oscillator circuit characterized by having differential amplifier with which an ECL line receiver was used for said differential amplifier for feedback in an oscillator circuit according to claim 18 to 22.

[Claim 24] It is the oscillator circuit characterized by what said selection is performed for so that the amount [ in / on an oscillator circuit according to claim 1 to 23 and / in said signal selection section / said phase-shifting circuit ] of phase shifts may decrease more.

[Claim 25] It is the oscillator circuit characterized by being constituted as an armature-voltage control phase-shifting circuit where it is possible for said phase-shifting circuit to carry out adjustable [ of the amount of phase shifts ] by impression of control voltage in an oscillator circuit according to claim 1 to 24.

[Claim 26] It is the oscillator circuit characterized by said piezo resonator being a SAW resonator in claim 1 thru/or claim 5, and an oscillator circuit according to claim 7 to 25.

[Claim 27] It is the oscillator circuit characterized by forming said SAW resonator in an oscillator circuit according to claim 26 using Xtal, langasite, or LBO (Lithium Tetraborate).

[Claim 28] It is the oscillator circuit characterized by said piezo resonator being the Xtal AT cut resonator in claim 1 thru/or claim 5, and an oscillator circuit according to claim 7 to 25.

[Claim 29] Electronic equipment characterized by having an oscillator circuit according to claim 1 to 28.

---

[Translation done.]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to electronic equipment equipped with the oscillator circuit which performs RF oscillation actuation, and this oscillator circuit.

[0002]

[Description of the Prior Art] Drawing 18 is drawing showing the principle configuration of a feedback mold oscillator. In the feedback mold oscillator using a piezo resonator, a resonator, a phase circuit, and the track to which each element is connected are included in a feedback circuit 101. Among these, the resonator has mainly determined oscillation frequency. If input voltage  $V_i$  is impressed to the input side of the amplifier 100 which has Gain  $G$ , as shown in a degree type, the output voltage  $V_o$  which input voltage  $V_i$   $G$  Doubled will be outputted to the output side of amplifier 100.

$V_o = V_i \cdot G$  This output voltage  $V_o$  returns to the input side of amplifier 100 as feedback voltage  $V_f$  as which only  $\beta V_o$  is expressed in a degree type through the feedback circuit 101 which has the rate  $\beta$  of voltage feedback.

It is  $V_f > V_i$  at the time of  $V_f = V_o \cdot \beta = V_i \cdot G \cdot \beta$  \*\*, and if a phase is equal, since the direction of the voltage which returned from input voltage will become large, it becomes positive feedback and an oscillation takes place.

[0003] Here, it is [0004] when the phase change in  $\theta_G$  and a feedback circuit 101 is set [ the phase of  $V_i$  / the phase of  $\theta_{\beta}$  and  $V_f$  ] to  $\theta_{\beta}$  for the phase change of  $\theta_G$  and Amplifier  $G$ .

[Equation 1]

$$V_f \cdot e^{j\theta_f} = V_i \cdot G \cdot \beta \cdot e^{j(\theta_G + \theta_{\beta})} > V_i e^{j(2\pi + \theta_i)} \quad \dots(1)$$

[0005] (1) Since the phase must be equal in order to realize a formula, it is [Equation 2].

$$\theta_G + \theta_{\beta} = 2n\pi, \quad (n = 0, 1, 2, \dots) \quad \dots(2)$$

[Equation 3]

$$G \cdot \beta > 1 \quad \dots(3)$$

It becomes. (2) Formulas are the phase conditions of an oscillator and (3) types are amplitude conditions. If (2) and (3) types are satisfied, the feedback mold oscillator of drawing 18 will be oscillated.

[0006] Moreover, if feedback voltage  $V_f$  becomes large, the output voltage  $V_o$  of amplifier 100 will be saturated, and will be in a steady state, and an output will be stabilized. The amplitude conditions at this time are set to  $G \cdot \beta = 1$ .

[0007]

[Problem(s) to be Solved by the Invention] In the conventional piezo-electric oscillator circuit, it was the level which can disregard the amount of phase shifts by the time delay, i.e., phase lag, relatively to oscillation frequency since the working speed of amplifier is high-speed. Therefore, it was considered to the input signal that amplifier was a non-inverter or an inversed amplifier. Moreover, in the phase shift conditions in an oscillating condition, a resonator and the phase shift conditions of a phase-shifting circuit were mainly dominant.

[0008] However, in addition to a resonator and the phase shift conditions of a phase-shifting circuit, in a RF oscillator circuit and the oscillator circuit oscillated especially in an oscillation frequency band 300MHz or more, the effect of the amount of phase shifts of the track for connecting amplifier and each element becomes large. In order for there to be a correlation in the amount of phase shifts and circuit scale of a phase-shifting circuit and to fulfill the phase shift conditions of an oscillator circuit, there was a trouble that the circuit scale of a phase-shifting circuit will become large in connection with the amount of phase shifts needed. Moreover, when the circuit scale became large, there was a trouble that dispersion for every product will also become large.

[0009] In order that the loss (loss) of a feedback loop might become large and might furthermore fulfill an oscillating condition, the big amplifier of Gain  $G$  had to be used, and there was also a trouble of becoming easy to be influenced of a noise etc.

[0010] Furthermore, the amounts of phase shifts needed for an oscillator circuit differ greatly by the case where an oscillator circuit is designed for example, using the resonator which has the resonance frequency of 155 [MHz], and the case where an oscillator circuit is designed using the resonator which has the resonance frequency of 622 [MHz]. Therefore, the circuit board doubled with each resonator needed to be designed.

[0011] Then, the purpose of this invention is in desired oscillation frequency to offer the oscillator circuit and electronic equipment which can fulfill the phase conditions of an oscillation loop easily.

[0012]

[Means for Solving the Problem] Differential amplifier which has two or more output terminals from which a phase of an output signal differs mutually in order to solve the above-mentioned technical problem, A piezo resonator and a phase-shifting circuit which only the specified quantity shifts a phase of an input signal and is outputted as an output signal, It is the oscillator circuit which formed a positive feedback oscillation loop by preparation, said differential amplifier, said piezo resonator, and said phase-shifting circuit. It is characterized by having the signal selection section which chooses any one of the output terminals of said differential amplifier in order to make said positive feedback oscillation loop constitute using either of the output terminals of said differential amplifier.

[0013] According to the above-mentioned configuration, the signal selection section is faced forming a positive feedback oscillation loop by differential amplifier, piezo resonator, and phase-shifting circuit, and it chooses any one of the output terminals of differential amplifier in order to make said positive feedback oscillation loop constitute. Moreover, differential amplifier which has two or more output terminals from which a phase of an output signal differs mutually, A piezo-electric filter and a phase-shifting circuit.

which only the specified quantity shifts a phase of an input signal and is outputted as an output signal, It is the oscillator circuit which formed a positive feedback oscillation loop by preparation, said differential amplifier, said piezo-electric filter, and said phase-shifting circuit. It is characterized by having the signal selection section which chooses any one of the output terminals of said differential amplifier in order to make said positive feedback oscillation loop constitute using either of the output terminals of said differential amplifier.

[0014] According to the above-mentioned configuration, the signal selection section is faced forming a positive feedback oscillation loop by differential amplifier, piezo resonator, and phase-shifting circuit, and it chooses any one of the output terminals of differential amplifier in order to make said positive feedback oscillation loop constitute.

[0015] You may make it said differential amplifier equipped with differential amplifier which used an ECL line receiver in these cases. Moreover, said differential amplifier has an inversed input terminal and a non-inversed input terminal, and said inversed input terminal and said non-inversed input terminal are connected through an impedance circuit, bias voltage is impressed to either among said inversed input terminal and said non-inversed input terminal, and you may make it another side function as an input edge of said positive feedback oscillation loop. Said impedance circuit is constituted as an inductor and a tank circuit which carries out capacitor \*\*, and you may make it said tank circuit pass alternatively only a frequency band of a request of an output signal in said phase-shifting circuit furthermore. Said piezo resonator is the Xtal AT cut resonator, and you may make it said tank circuit pass alternatively only an oddth overtone oscillation frequency band of said Xtal AT cut resonator, or a desired dispatch frequency band further again.

[0016] Moreover, you may make it have the frequency-selective section which passes only a predetermined frequency band component alternatively among output signals in said phase-shifting circuit. a capacitor for frequency selection by which parallel connection of said frequency-selective section was furthermore carried out, and frequency selection -- business -- you may make it have a coil You may make it said capacitor for frequency selection pass alternatively only a frequency band component of an output signal of said phase-shifting circuit by carrying out adjustable [ of the capacity ] further again. Moreover, said capacitor for frequency selection may be made to be formed as a capacitor in which laser trimming is possible. Furthermore, said capacitor for frequency selection may be made to be formed as a capacitor which was formed as a pattern on a substrate and which can be trimmed. You may make it said phase-shifting circuit equipped with the frequency-selective section which prevents alternatively a frequency band component of an output signal of the phase-shifting circuit concerned further again.

[0017] Moreover, said frequency-selective section may be made to be formed in said phase-shifting circuit as a variable-capacity capacitor which can carry out adjustable [ of the capacity ]. Furthermore, said variable-capacity capacitor may be made to be formed as a capacitor in which laser trimming is possible. Said variable-capacity capacitor may be made to be formed further again as a capacitor which was formed as a pattern on a substrate and which can be trimmed. Moreover, you may make it insert in an output terminal side of said differential amplifier an output-buffer circuit which has differential amplifier for an output. You may make it said differential amplifier for an output furthermore equipped with differential amplifier which used an ECL line receiver. You may make it insert a feedback buffer circuit which has differential amplifier for feedback which has two or more output terminals from which a phase of an output signal differs mutually into said positive feedback oscillation loop further again. Moreover,



parallel connection of said feedback buffer circuit is carried out mutually, it has two or more said differential amplifier for feedback which has either among said two or more output terminals, and any one of said two or more differential amplifier for feedback may be made to be inserted into said positive feedback oscillation loop. Furthermore, said feedback buffer circuit has said two or more differential amplifier for feedback by which series connection was carried out, and one or two or more differential amplifier for feedback which were connected to a serial one by one may be made to be inserted into said positive feedback oscillation loop among said two or more differential amplifier for feedback.

[0018] You may make it said differential amplifier for feedback have phase contrast of an output signal of non-regular intervals further again, respectively. Moreover, you may make it said differential amplifier for feedback have phase contrast of an output signal at equal intervals, respectively. You may make it said differential amplifier for feedback furthermore equipped with differential amplifier which used an ECL line receiver. Further again, said signal selection section may be made to perform said selection so that the amount of phase shifts in said phase-shifting circuit may decrease more. Moreover, said phase-shifting circuit may be made to be constituted as an armature-voltage control phase-shifting circuit which can carry out adjustable [ of the amount of phase shifts ] by impression of control voltage. You may make it said piezo resonator be a SAW resonator furthermore. Said SAW resonator is Xtal, langasite, and LBO (Lithium Tetraborate) further again. You may make it formed using either. Moreover, you may make it said piezo resonator be the Xtal AT cut resonator. Furthermore, you may make it have an oscillator circuit of one of the above in electronic equipment.

[0019]

[Embodiment of the Invention] Next, the gestalt of suitable operation of this invention is explained with reference to a drawing.

[1] Explain the oscillator circuit concerning the 1st operation gestalt based on 1st operation gestalt drawing 1. The oscillator circuit 30 is equipped with the differential amplifying circuit 31 constituted by the ECL line receiver. A original oscillation signal is generated in the non-inversed input terminal D1 of this differential amplifying circuit 31, and the terminal by the side of the feedback-loop latter part of the SAW (Surface Acoustic Wave) resonator 32 to output is connected to it.

[0020] Moreover, between the inversed input terminal D2 of a differential amplifying circuit 31, and the terminal by the side of the feedback-loop latter part of the SAW resonator 32 which is a piezo resonator, the potential difference generating circuit Zd (impedance circuit) for generating the predetermined potential difference is inserted between the non-inversed input terminal D1 of a differential amplifying circuit 31, and the inversed input terminal D2. Furthermore, bias voltage VBB is impressed to the inversed input terminal D2 of a differential amplifying circuit 31. The non-inversed input terminal of the buffer circuit (feedback buffer circuit) 33 which has a differential amplifying circuit (differential amplifying circuit for feedback) is connected to the noninverting output terminal D1 of a differential amplifying circuit 31. Moreover, the inversed input terminal of a buffer circuit 33 is connected to the reversal output terminal D1 of a differential amplifying circuit 31.

[0021] In this case, the phase contrast of the output signal of the signal inputted into the non-inversed input terminal and inversed input terminal of a buffer circuit 33, respectively is adjusted so that it may be set to 180 [\*\*]. Consequently, the phase contrast of the signal SQ1 outputted from the noninverting output terminal Q1 of a buffer circuit 33 and the signal SQ2 outputted from the reversal output terminal Q2 is set to 180 [\*\*].

[0022] The switching circuit (signal selection section) 34 which chooses either of the signals SQ2 outputted from the signal SQ1 outputted from this noninverting output terminal Q1 or its reversal output terminal Q2 is established in the latter part of a buffer circuit 33. A phase-shifting circuit 35 is connected to the latter part of a switching circuit 34, and a switching circuit 34 outputs alternatively either a signal SQ1 or the signal SQ2 to it so that the amount of phase shifts in a phase-shifting circuit 35 may decrease. The output-buffer circuit 40 (buffer circuit for an output) which has a differential amplifying circuit (differential amplifier for an output) is connected to the latter part of the positive output terminal of a differential amplifying circuit 31, and a negative output terminal. The technique for performing signal selection in a switching circuit 34 here with reference to drawing 2 is explained. In addition, the effect which it has on the output side of a positive feedback oscillation loop can be reduced by adding a buffer circuit 33 and the output-buffer circuit 40.

[0023] Drawing 2 is drawing showing the amount of phase shifts needed in a phase-shifting circuit 35, in order to fulfill phase conditions as the oscillator-circuit 30 whole, when either a signal SQ1 or the signal SQ2 is used. That is, when a signal SQ1 is used in a feedback loop (positive feedback oscillation loop), in order to make phase conditions fulfill in the whole feedback loop when oscillation frequency of the request in an oscillator circuit 30 is set to  $f_0$ , it means that the amount of phase shifts in a phase-shifting circuit 35 must be set to  $\Delta Q_1$ . The same is said of a signal SQ2. Then, a coordinator compares phase contrast  $\Delta Q_1$  with phase contrast  $\Delta Q_2$ , and switches a switching circuit 34 to TX terminal (1 X= 2) side whose amount of phase shifts in a phase-shifting circuit 35 decreases more. For example, in being  $\Delta Q_1 > \Delta Q_2$ , it makes a switching circuit 34 into T2 terminal side of the reversal output terminal Q2 of a buffer circuit 33. Moreover, in being  $\Delta Q_1 < \Delta Q_2$ , it makes a switching circuit 34 into T1 terminal side of the noninverting output terminal Q1 of a buffer circuit 33. And in a phase-shifting circuit 35, a coordinator performs the adjustment so that phase contrast  $\Delta Q_1$  (or phase contrast  $\Delta Q_2$ ) may be canceled.

[0024] Consequently, the sum of phase shift  $\theta_{\beta}$  which originates in the track which connects these to phase contrast  $\theta_G$  between the I/O signals of a differential amplifying circuit 31 and a buffer circuit 33, a switching circuit 34, a phase-shifting circuit 35, the SAW resonator 32, and a potential difference generating circuit Zd list as phase conditions for the feedback loop constituted by a differential amplifying circuit 31, a buffer circuit 33, a switching circuit 34, a phase-shifting circuit 35, the SAW resonator 32, and the potential difference generating circuit Zd fills a degree type.

$\theta_G + \theta_{\beta} = 2\pi n$  ( $n = 0, 1, \dots$ )

Consequently, an oscillator circuit 30 will be in an oscillation condition, and a reference signal will be outputted from the noninverting output terminal QH1 and the reversal output terminal QH2.

[0025] As mentioned above, according to the \*\*\*\* 1 operation gestalt, either is chosen from among two signals SQ1 and SQ2 which have the phase which is outputted from a buffer circuit 33, and which is mutually different from each other so that the amount of phase shifts in a phase-shifting circuit 35 may decrease. Therefore, the amount of phase shifts in a phase-shifting circuit 35 which can be adjusted can be set up few, and a circuit scale can be made small. In connection with this, the effect of dispersion in the phase-shifting circuit 35 for every product can be reduced. Furthermore the loss in a feedback loop can be decreased and the oscillator circuit where effectiveness is high can be constituted.

[0026] By the case where an oscillator circuit is designed using the resonator which has the resonance frequency of 155 [MHz] as mentioned above further again, and the case where an oscillator circuit is

designed using the resonator which has the resonance frequency of 622 [MHz], although it differs greatly and a feedback loop becomes reverse such even case, the amount of phase shifts needed for an oscillator circuit can take the same circuitry, and can make layout easy.

[0027] Moreover, a high-speed network system which is represented by 10 Gigabit Ethernet (registered trademark) (10 gigabit Ethernet) which can transmit a lot of data like a dynamic image can be built.

[0028] [2] 2nd operation gestalt drawing 3 is drawing showing the outline configuration of oscillator-circuit 30A of the 2nd operation gestalt. In drawing 3, the same sign is given to the same portion as the 1st operation gestalt of drawing 1, and it omits about the detailed explanation. The 2nd operation gestalt prepares two or more buffer circuits for what made the amount of phase shifts in the 1st operation gestalt which can be adjusted 90 [°] degrees at the maximum, and the range of the amount of phase shifts in a phase-shifting circuit 35 which can be adjusted is made to become narrower, and it makes small more the circuit scale of a phase-shifting circuit 35. The example which formed three buffers is explained in this operation gestalt.

[0029] The point that oscillator-circuit 30A differs from the oscillator circuit 30 of the 1st operation gestalt The point equipped with three buffer circuits 33A, 33B, and 33C which replace with a buffer circuit 33 and constitute a feedback buffer circuit as a whole, In the latter part of buffer circuits 33A, 33B, and 33C It is the point that switching circuit (signal selection section) 34A which chooses either of the signals SQ2, SQ4, and SQ6 outputted from the signals SQ1, SQ3, and SQ5 outputted from each noninverting output terminal Q1, Q3, and Q5 and each reversal output terminal Q2, Q4, and Q6 is prepared.

[0030] In this case, the signals SQ1, SQ3, and SQ5 outputted from each noninverting output terminal Q1, Q3, and Q5 of buffer circuits 33A, 33B, and 33C, The phase contrast with each signal SQ2, SQ4, and SQ6 outputted from the reversal output terminals Q2, Q4, and Q6 of buffer circuits 33A, 33B, and 33C is adjusted so that it may be set to 180 [°], respectively. Here, the phase contrast of 60 [°], a signal SQ1, and a signal SQ5 is adjusted so that, as for a signal SQ1 and a signal SQ3, the phase contrast may be set to 120 [°].

[0031] Drawing 4 is drawing having shown the phase shift property in each noninverting output terminal Q1, Q3, and Q5 and the reversal output terminals Q2, Q4, and Q6 of each buffer circuits 33A, 33B, and 33C seen from the noninverting output terminal D1 of a differential amplifying circuit 31. As shown in drawing 4, it is the example which shifted the phase by the regular intervals of 60 [°] in order of a signal SQ2, a signal SQ4, the signal SQ6, the signal SQ1, the signal SQ3, and the signal SQ5.

[0032] Therefore, like the 1st operation gestalt, when desired oscillation frequency is set to  $f_0$  The phase contrast  $\Delta Q_1$ ,  $\Delta Q_2$ ,  $\Delta Q_3$ ,  $\Delta Q_4$ ,  $\Delta Q_5$ , and  $\Delta Q_6$  in the oscillation frequency concerned is compared mutually. The signal SQX (X:1-6) side whose amount of phase shifts in a phase-shifting circuit 35 decreases is chosen, and switching circuit 34A is switched to TX (X:1-6) terminal applicable to this. For example, in the case of drawing 4, since it is  $\Delta Q_4 < \Delta Q_6 < \Delta Q_2 < \Delta Q_1 < \Delta Q_3 < \Delta Q_5$ , a switching circuit 34 is connected the reversal output Q4 side of buffer circuit 33B. And the adjustment is performed by the coordinator so that phase contrast  $\Delta Q_4$  may be canceled by the phase-shifting circuit 35.

[0033] Consequently, a differential amplifying circuit 31, buffer circuits 33A, 33B, and 33C, As phase conditions for the feedback loop constituted by switching circuit 34A, a phase-shifting circuit 35, the SAW resonator 32, and the potential difference generating circuit Zd (impedance circuit) The sum of phase shift  $\theta_{\beta}$  resulting from the track which connects these to phase contrast  $\theta_G$  between the I/O

signals of a differential amplifying circuit 31 and a buffer circuit 33, a switching circuit 34, a phase-shifting circuit 35, the SAW resonator 32, and a potential difference generating circuit Zd list fills a degree type.

$\theta G + \theta \beta = 2$  and  $n\pi$  ( $n = 0, 1, \dots$ )

Consequently, in oscillator-circuit 30A, an oscillation is performed and a reference signal is outputted from the noninverting output terminal QH1 and the reversal output terminal QH2.

[0034] As mentioned above, according to the \*\*\*\* 2 operation gestalt, the amount range of phase shifts in a phase-shifting circuit 35 which can be adjusted can be set up fewer as compared with the case of the 1st operation gestalt, and high degree of accuracy can be adjusted more. Moreover, the circuit scale of a phase-shifting circuit 35 can be made still smaller.

[0035] In the above explanation, although the case where three buffer circuits were prepared was explained, it is also possible to constitute so that it may not be limited to this but the number of arbitration may be formed. Moreover, each buffer circuit was chosen, the feedback loop was constituted, and the phase contrast of the output signal of each buffer circuit was set up so that it might become regular intervals. However, if the gap of the phase contrast of the output signal in each buffer circuit can be set as arbitration and is mutually different from each other, it will do the same effect so with having mentioned above, even if it was non-regular intervals. Namely, what is necessary is to choose the buffer circuit which has the phase contrast of the output signal [ as ] whose amount of phase shifts decreases most, i.e., a feedback loop, and just to constitute in a phase-shifting circuit.

[0036] [3] 3rd operation gestalt drawing 5 is drawing showing the configuration of the oscillator circuit in the 3rd operation gestalt. In drawing 5, the sign same about the same portion as the 1st operation gestalt of drawing 1 is attached, and the detailed explanation is omitted.

[0037] A \*\*\*\* 3 operation gestalt is replaced with a SAW resonator, and the AT cut crystal resonator which is a piezo resonator is used for it, and it uses the oddth overtone (for example, the 3rd overtone, the 5th overtone, the 7th overtone, ...) of an AT cut crystal resonator. Moreover, a \*\*\*\* 3 operation gestalt prevents the abnormality oscillation in frequency other than oscillation frequency  $f_0$  of a request.

[0038] The point that a \*\*\*\* 3 operation gestalt differs from the 1st operation gestalt As shown in drawing 5, were constituted as a tank circuit which carried out parallel connection of Capacitor Cd (the capacitor for frequency selection: capacitor), and the coil Ld (frequency selection business coil : inductor) as a potential difference generating circuit Zd (impedance circuit). It replaces with the point and SAW resonator using the frequency-selective circuit (band pass filter) Zd1 which passes a desired oscillation frequency band alternatively, and is a point using AT cut crystal-resonator 32A. Consequently, as shown in feedback loop-gain-frequency characteristic drawing of drawing 6, a feedback loop gain is high on about [ oscillation frequency  $f_0$  ] desired frequency, and it can oscillate to stability. On the frequency  $f_1$  equivalent to the 3rd overtone [ in / for desired oscillation frequency / other frequency, for example, the 5th order exaggerated tone utilization time of AT cut crystal-resonator 32A, ], since the feedback loop gain is low, it prevents that an abnormality oscillation breaks out.

[0039] [4] Suppose that the frequency fine-tuning method is described with reference to drawing 7 in a 4th operation gestalt \*\*\*\* 4 operation gestalt. As the fine-tuning method of frequency, three, following \*\*, are mentioned as a typical thing.

[0040] \*\* By trimming the electrode section (pattern) which constitutes using the capacitor which can perform capacity accommodation with the laser trimming of laser cutting an electrode for that of a

phase-shifting circuit 35, and constitutes this capacitor by laser etc.; adjust the capacity of a capacitor and tune frequency finely. Moreover, it may replace with the capacitor in which laser trimming is possible, and using the capacitor by which pattern formation was carried out on the substrate, you may constitute so that trimming of this capacitor may be performed. Similarly, a capacitor and a coil (it resists further if needed) constitute a phase-shifting circuit 35 as a low pass filter, a high-pass filter, or a band pass filter, the capacitor connected at a coil, juxtaposition, or a coil and a serial is trimmed with laser etc., and it may be made to tune frequency finely.

[0041] \*\* As the 3rd operation gestalt showed, the capacity of a capacitor is adjusted and it may be made to tune frequency by trimming with laser etc. the electrode section (pattern) which constitutes the frequency-selective circuit which carried out parallel connection of Capacitor Cd and the coil Ld as a potential difference generating circuit Zd, constitutes this capacitor Cd on a semiconductor substrate, and constitutes Capacitor Cd finely. Here, Capacitor Cd is functioning as a frequency regulation capacitor. By considering as such a configuration, frequency fine tuning can be performed with abnormality oscillation prevention. Capacity may be adjusted by similarly, inserting Capacitor Cd in Coil Ld at a serial, and trimming with laser etc. the electrode section (pattern) which constitutes this capacitor Cd.

[0042] \*\* It may be made to tune finely by connecting to the output terminal of a buffer circuit 33 RQ1 and RQ2 which have suitable resistance again if needed. Also in this case, still highly precise adjustment can also be carried out by performing trimming of resistance.

[0043] [5] the 5th operation gestalt -- explain the 5th operation gestalt of this invention below. Although the configuration of a floating die was used for the phase-shifting circuit in each above operation gestalt, a \*\*\*\* 5 operation gestalt is an operation gestalt at the time of forming the armature-voltage control phase-shifting circuit 85 which can replace with the phase-shifting circuit of a floating die, and can carry out adjustable [ of the amount of phase shifts ] with the control voltage VC from the outside.

[0044] The oscillator circuit 80 of the 5th operation gestalt is explained with reference to drawing 8 . In this case, the same sign is given to the same portion as the 1st operation gestalt of drawing 2 , and it omits about that detailed explanation. In drawing 8 , a different point from the 1st operation gestalt of drawing 1 is a point of having replaced with the phase-shifting circuit 35 and having formed the armature-voltage control phase-shifting circuit (phase-shifting circuit) 85.

[0045] Next, actuation is explained. In the following explanation, oscillation frequency of the request in an oscillator circuit 80 is set to  $f_0$ , phase contrast with a phase for the phase and oscillator circuit 80 of a signal SQ1 to fulfill phase conditions is  $\Delta Q_1$ , and the phase contrast with a phase for the phase and oscillator circuit 30 of a signal SQ2 to fulfill phase conditions explains the case where it is  $\Delta Q_2$ .

[0046] First, a coordinator compares phase contrast  $\Delta Q_1$  with phase contrast  $\Delta Q_2$ , and switches a switching circuit 34 to the side whose amount of phase shifts in the armature-voltage control phase-shifting circuit 85 decreases. And control voltage VC is impressed to the armature-voltage control terminal Tvc so that phase contrast  $\Delta Q_1$  (or phase contrast  $\Delta Q_2$ ) may be canceled, and adjustment is performed by the armature-voltage control phase-shifting circuit 85. Consequently, the sum of phase shift  $\theta_{\beta}$  which originates in the track which connects these to phase contrast  $\theta_G$  between the I/O signals of a differential amplifying circuit 31 and a buffer circuit 33, a switching circuit 34, a phase-shifting circuit 35, the SAW resonator 32, and a potential difference generating circuit Zd list as phase conditions for the feedback loop (positive feedback oscillation loop) constituted by a differential amplifying circuit 31, a buffer circuit 33, a switching circuit 34, the armature-voltage control

phase-shifting circuit 85, the SAW resonator 32, and the potential difference generating circuit Zd will fill a degree type.

$\theta = G + \theta \beta = 2$  and  $n\pi$  ( $n = 0, 1, \dots$ )

Consequently, it will oscillate and an oscillator circuit 80 is outputted as an oscillation reference signal from the reversal output terminal QH1 and the reversal output terminal QH2.

[0047] Since the armature-voltage control phase-shifting circuit 85 was formed according to the \*\*\*\* 5 operation gestalt in order to adjust the phase conditions of an oscillator circuit 80 as mentioned above, adjustment of phase conditions is attained easily. Moreover, either is chosen from among two signals SQ1 and SQ2 which have the phase which is outputted from a buffer circuit 33, and which is mutually different from each other so that the amount of phase shifts in the armature-voltage control phase-shifting circuit 85 may decrease.

[0048] Therefore, the amount of phase shifts in the armature-voltage control phase-shifting circuit 35 which can be adjusted can be set up few, and a circuit scale can be made small. Moreover, it is also possible to perform fine control of the oscillation frequency of an oscillator circuit 80 by carrying out adjustable with the control voltage VC from the outside in the range which fills (3) types for the amount of phase shifts of the armature-voltage control phase-shifting circuit 85. That is, in the 5th operation gestalt, the actuation as a voltage-controlled oscillator circuit is also possible.

[0049] [6] the 6th operation gestalt -- explain the 6th operation gestalt of this invention below. A \*\*\*\* 6 operation gestalt is an operation gestalt at the time of materializing the armature-voltage control phase-shifting circuit 85. Drawing 9 is drawing showing the outline configuration of oscillator-circuit 80A of the 6th operation gestalt. In drawing 9, the same sign is given to the same portion as the 5th operation gestalt of drawing 8, and it omits about the detailed explanation.

[0050] In drawing 9, it connects with the armature-voltage control terminal Tvc through input resistance Rv, and, as for armature-voltage control phase-shifting circuit 85A, the cathode of variable capacitance diode Cv is connected to a power supply VEE through the resistance R1 for protection in the anode. And between the cathode of variable capacitance diode Cv, and a switching circuit 34, the capacitor C1 for DC cut is inserted, and Coil Lv (frequency-selective section) is inserted between the anode and SAW resonator 32. According to the above-mentioned configuration, if control voltage VC is impressed to the armature-voltage control terminal Tvc, the capacity value of variable capacitance diode Cv will change, and the amount of phase shifts of armature-voltage control phase-shifting circuit 85A will change. Therefore, adjustment of phase conditions is attained easily. In addition, Coil Lv can also be omitted, when it is not necessary to adjust the whole adjustable range of the amount of phase shifts and the adjustable range of the amount of phase shifts does not need to be adjusted. Moreover, Coil Lv can also be inserted in the location of the arbitration within a feedback loop.

[0051] [7] the 7th operation gestalt -- explain the 7th operation gestalt of this invention below. \*\*\*\* 7 operation gestalten are other operation gestalten at the time of materializing the armature-voltage control phase-shifting circuit 85 of the 5th operation gestalt.

[0052] Drawing 10 is drawing showing the outline configuration of oscillator-circuit 80B of the 7th operation gestalt. In drawing 10, the same sign is given to the same portion as the 5th operation gestalt of drawing 8, and it omits about the detailed explanation. According to drawing 10, in armature-voltage control phase-shifting circuit 85B, the cathode of variable capacitance diode Cv is connected to the armature-voltage control terminal Tvc through input resistance Rv, and the anode is connected to the

power supply VEE through the resistance R1 for protection. And between the anode of variable capacitance diode Cv, and the switching circuit 34, the capacitor C1 for DC cut is inserted, and the coil Lv which adjusts the whole adjustable region (adjustable range) of a phase shift is inserted between the cathode and the SAW resonator 32.

[0053] According to the above-mentioned configuration, if control voltage VC is impressed to the armature-voltage control terminal Tvc like the 6th operation gestalt, the capacity value of variable capacitance diode Cv will change, and the amount of phase shifts of armature-voltage control phase-shifting circuit 85B will change. Therefore, if control voltage VC is controlled so that the amount of phase shifts serves as a desired value, adjustment of phase conditions will be attained easily.

[0054] [8] the 8th operation gestalt -- explain the 8th operation gestalt of this invention below. A \*\*\*\* 8 operation gestalt is an operation gestalt of further others at the time of materializing the armature-voltage control phase-shifting circuit 85 of the 5th operation gestalt.

[0055] Drawing 11 is drawing showing the outline configuration of oscillator-circuit 80C of the 8th operation gestalt. In drawing 11, the same sign is given to the same portion as the 5th operation gestalt of drawing 8, and it omits about the detailed explanation. According to drawing 11, the cathode of variable capacitance diode Cv is connected to the armature-voltage control terminal Tvc for armature-voltage control phase-shifting circuit 85C through input resistance Rv, and the anode is connected to the switching circuit 34. And between the cathode of variable capacitance diode Cv, and the SAW resonator 32, the coil Lv which adjusts the whole adjustable region (adjustable range) of a phase shift is inserted.

[0056] According to the above-mentioned configuration, if control voltage VC is impressed to the armature-voltage control terminal Tvc like the 6th operation gestalt, the capacity value of variable capacitance diode Cv will change, and the amount of phase shifts of armature-voltage control phase-shifting circuit 85C will change. Therefore, if control voltage VC is controlled so that the amount of phase shifts serves as a desired value, adjustment of phase conditions will be attained easily.

[0057] [9] the 9th operation gestalt -- explain the 9th operation gestalt of this invention below. A \*\*\*\* 9 operation gestalt is an operation gestalt at the time of replacing the insertion location in the feedback loop of the SAW resonator 32 and armature-voltage control phase-shifting circuit 85D, and making armature-voltage control phase-shifting circuit 85D also have the function of a tank circuit while materializing the armature-voltage control phase-shifting circuit 85 of the 5th operation gestalt.

[0058] Drawing 12 is drawing showing the outline configuration of oscillator-circuit 80D of the 9th operation gestalt. In drawing 12, the same sign is given to the same portion as the 5th operation gestalt of drawing 8, and it omits about the detailed explanation. According to drawing 12, in armature-voltage control phase-shifting circuit 85D, the anode of variable capacitance diode Cv is connected to a power supply VEE, and the anode is connected to the inversed input terminal D2 of a differential amplifying circuit 31 through the capacitor C12 for DC cut.

[0059] Moreover, the cathode of variable capacitance diode Cv is connected to the armature-voltage control terminal Tvc through input resistance Rv, and the anode is connected to the capacitor Cd which collaborates with variable capacitance diode Cv and the below-mentioned coil Ld, and functions as a frequency-selective circuit. In this case, as for the capacity of variable capacitance diode Cv, it is desirable to consider as the capacity more than the capacity of Capacitor Cd.

[0060] Furthermore, Coil Lv is inserted between Capacitor Cd and the SAW resonator 32. Coil Ld is

connected to the variable capacitance diode Cv and Capacitor Cd by which series connection is carried out, and juxtaposition. Furthermore, it connects with the non-inversed input terminal D1 of a differential amplifying circuit 31 through the capacitor C11 for DC cut at the node of Capacitor Cd and Coil Lv.

[0061] According to the above-mentioned configuration, if control voltage VC is impressed to the armature-voltage control terminal Tvc like the 6th operation gestalt, the capacity value of variable capacitance diode Cv will change, and the amount of phase shifts of armature-voltage control phase-shifting circuit 85D will change. Therefore, if control voltage VC is controlled so that the amount of phase shifts serves as a desired value, adjustment of phase conditions will be attained easily.

[0062] In addition, if the amount of phase shifts is changed in the case of a \*\*\*\* 9 operation gestalt, since the selection frequency as a function of a frequency-selective circuit will change, when precision is required, it is necessary to perform trimmings, such as laser trimming, about Capacitor Cd further, and to make a selection frequency range into the range of desired.

[0063] [10] the 10th operation gestalt -- explain the 10th operation gestalt of this invention below. A \*\*\*\* 10 operation gestalt is the modification of the 9th operation gestalt. Drawing 13 is drawing showing the outline configuration of oscillator-circuit 80E of the 10th operation gestalt. In drawing 13, the same sign is given to the same portion as the 9th operation gestalt of drawing 12, and it omits about the detailed explanation.

[0064] In drawing 13, a different point from the 9th operation gestalt of drawing 12 is a point that delete the capacitor C12 for DC cut, and the potential difference generating circuit Zd (impedance circuit) is inserted between the capacitor C11 for DC cut, and the inversed input terminal D2 of the differential amplifier 31. According to the above-mentioned configuration, if control voltage VC is impressed to the armature-voltage control terminal Tvc of armature-voltage control phase-shifting circuit 85E like the 9th operation gestalt, the capacity value of variable capacitance diode Cv will change, and the amount of phase shifts of armature-voltage control phase-shifting circuit 85E will change. Therefore, if control voltage VC is controlled so that the amount of phase shifts serves as a desired value, adjustment of phase conditions will be attained easily.

[0065] In addition, if the amount of phase shifts is changed, since the selection frequency as a function of a frequency-selective circuit will change, when precision is required, also in a \*\*\*\* 10 operation gestalt, it is necessary to perform trimmings, such as laser trimming, about Capacitor Cd further, and to make a selection frequency range into the range of desired.

[0066] [11] the 11th operation gestalt -- explain the 11th operation gestalt of this invention below. Drawing 14 is drawing showing the outline configuration of oscillator-circuit 80F of the 11th operation gestalt. In drawing 14, the same sign is given to the same portion as the 10th operation gestalt of drawing 13, and it omits about the detailed explanation. In drawing 14, a different point from the 10th operation gestalt of drawing 13 is a point of having formed the 2nd variable capacitance diode Cv1 which replaced with Capacitor Cd and connected the cathode to the cathode of variable capacitance diode Cv. if control voltage VC is impressed to the armature-voltage control terminal Tvc of armature-voltage control phase-shifting circuit 85F like the 10th operation gestalt also in the above-mentioned configuration -- the capacity value of variable capacitance diode Cv and variable capacitance diode Cv1 -- it each changes, and variable capacitance diode Cv and variable capacitance diode Cv1 collaborate, and the amount of phase shifts of armature-voltage control phase-shifting circuit 85F is changed.

[0067] Since the range of the combination of variable capacitance diode Cv and variable capacitance diode



Cv1 furthermore spreads according to this configuration, it becomes possible to enlarge synthetic capacity change. Therefore, it becomes it is more wide range and possible to adjust the amount of phase shifts. Consequently, if control voltage VC is controlled so that the amount of phase shifts serves as a desired value, it will be easy and wide range and adjustment of phase conditions will be attained.

[0068] [12] the 12th operation gestalt -- explain the 12th operation gestalt of this invention below. A \*\*\*\* 12 operation gestalt is the modification of the 11th operation gestalt. Drawing 15 is drawing showing the outline configuration of oscillator-circuit 80G of the 12th operation gestalt. In drawing 15, the same sign is given to the same portion as the 11th operation gestalt of drawing 14, and it omits about the detailed explanation.

[0069] In drawing 15, a different point from the 11th operation gestalt of drawing 14 is a point which replaced the location of an armature-voltage control phase-shifting circuit and a SAW resonator, and inserted the capacitor C11 between the armature-voltage control phase-shifting circuit and the switching circuit 34.

[0070] Also in the above-mentioned configuration, if control voltage VC is impressed to the armature-voltage control terminal Tvc of armature-voltage control phase-shifting circuit 85G like the 11th operation gestalt, the capacity value of variable capacitance diode Cv and variable capacitance diode Cv1 will change, and the amount of phase shifts which is armature-voltage control phase-shifting circuit 85G will change.

[0071] According to this configuration, like the 11th operation gestalt, since the range of the combination of variable capacitance diode Cv and variable capacitance diode Cv1 spreads, it becomes possible to enlarge synthetic capacity change, and it is more wide range and it becomes possible to adjust the amount of phase shifts. Therefore, if control voltage VC is controlled so that the amount of phase shifts serves as a desired value, it will be easy and wide range and adjustment of phase conditions will be attained.

[0072] [13] Explain the 13th operation gestalt, next the 13th operation gestalt of this invention. Drawing 16 is drawing using the feedback oscillator circuit concerning the 1st operation gestalt showing the outline configuration of the 10.3125-gigabit optical interface module for optical networks. This optical interface module 10 realizes the interface function for light / \*\*\*\*\*, or \*\* / optical conversion between for example, the computer for servers, and an optical network.

[0073] As shown in drawing 16, it is used as a reference signal in the oscillator circuit 30 of the 1st operation gestalt, the oscillator circuit 30-1 of the two same positive feedback molds, the 3.125-gigabit S/P transducer 11 to which 30-2 was connected through the bit code translation section 13, the P/S transducer 12 and the 10.3125-gigabit P/S transducer 14, and the S/P transducer 15.

[0074] Moreover, it connects with the electrical and electric equipment / optical transducer 16, and the P/S transducer 14 will perform the electrical and electric equipment / optical conversion of input data, and will send out the electrical and electric equipment / optical transducer 16 to an optical network side. Furthermore, it connects with light / electric transducer 17, and the S/P transducer 15 performs light / electric conversion based on the input data from an optical network side, and outputs light / electric transducer 17 to the S/P transducer 15.

[0075] As mentioned above, according to the \*\*\*\* 13 operation gestalt, either is chosen from from among two signals SQ1 and SQ2 which have the phase which is outputted from a buffer circuit 33, and which is mutually different from each other so that the amount of phase shifts in a phase-shifting circuit 35 may decrease.

[0076] Therefore, the amount of phase shifts in a phase-shifting circuit 35 which can be adjusted can be set up few, and the circuit scale of a phase-shifting circuit 35 can be made small. Consequently, the circuit scale of the optical interface module for phase light networks can be made small. It can combine and the effect of dispersion in the phase-shifting circuit 35 for every product can be reduced. Moreover, a high-speed network system which is represented by 10 Gigabit Ethernet (10 gigabit Ethernet) which can transmit a lot of data like a dynamic image can be built easily. Although the above-mentioned explanation was the case where the oscillator circuit of the 1st operation gestalt was used, even if it uses the oscillator Drawing 2 is drawing showing the amount of phase shifts needed in a phase-shifting circuit 35, in order to fulfill phase conditions as the oscillator-circuit 30 whole, the 1st [ or more ]-modification explanation, although he was trying to establish each buffer circuit in juxtaposition when preparing two or more buffer circuits, it is also possible to constitute so that two or more buffer circuits may be established in a serial and the output of the output terminal of one of buffer circuits may be inputted into a phase-shifting circuit. Thereby, the amount of phase shifts can be shifted in addition, and the various amounts of phase shifts can be realized easily.

[0078] [14.2] In the 2nd [ or more ]-modification explanation, although the configuration which inputs an input signal into the non-inversed input terminal D1 of the differential amplifier, and impresses bias voltage VBB to an inversed input terminal D2 was taken, it is also possible to take the configuration which inputs an input signal into the inversed input terminal D2 of the differential amplifier, and impresses bias voltage VBB to a non-inversed input terminal D1.

[0079] [14.3] In the 3rd [ or more ]-modification explanation, although only the case where an oscillator circuit was used for the optical interface module for networks was explained, it is possible to apply to various electronic equipment, such as radio-communications devices, such as a cellular phone which needs an oscillator circuit, especially a RF oscillator circuit.

[0080] [14.4] In the 4th [ or more ]-modification explanation, the closed loop (positive feedback oscillation loop) was formed in principle in order of the SAW resonator or Xtal AT resonator (piezo resonator) -> differential-amplifier (differential amplifier) -> buffer circuit (buffer circuit for feedback) -> switching circuit (signal selection section) -> phase-shifting circuit (or armature-voltage control phase-shifting circuit). However, about arrangement of a SAW resonator or the Xtal AT resonator, the differential amplifier, and a phase-shifting circuit (or armature-voltage control phase-shifting circuit), it is arbitrary in a closed loop.

[0081] [14.5] In the 5th [ or more ]-modification explanation, although a phase-shifting circuit or one armature-voltage control phase-shifting circuit had taken the configuration to prepare, it is also possible to constitute so that only the number of arbitration may be formed. Also in this case, it is also possible to use alternatively, or to connect with multistage and to use either.

[0082] [14.6] In the 6th [ or more ]-modification explanation, although the case of a piezo resonator (a SAW resonator, AT cut crystal resonator) was explained as a source of an oscillation, even if it replaces with a piezo resonator and uses a piezo-electric filter, it is possible to acquire the same effect.

[0083] [14.7] In the 7th modification, in addition the above explanation, although the differential amplifier and a buffer were not described in detail, as for the differential amplifier and a buffer circuit (the buffer circuit for feedback, and buffer circuit for an output), in addition, it is above desirable to constitute from differential amplifier which used the ECL (emitter coupled logic) line receiver. This is because it is characterized by for an ECL line receiver fitting high-speed operation in the high-speed

digital-communication field, and stopping power consumption low.

[0084] The ECL line receiver has composition as shown in the basic circuit of drawing 17 , and has a non-inversed input terminal (IN+), the inversed input terminal (IN-), the terminal (BIAS) for bias voltage, the noninverting output terminal (OUT+), and the reversal output terminal (OUT-). And an ECL line receiver functions as ECL differential amplifier which outputs the output signal which has predetermined phase contrast according to the voltage difference of the signal inputted into the non-inversed input terminal (IN+) and the inversed input terminal (IN-) from a noninverting output terminal (OUT+) and a reversal output terminal (OUT-) by impressing predetermined bias voltage to the terminal (BIAS) for bias voltage. This ECL line receiver is used in order to change into a signal like other oscillator circuits or the sine wave of amplifier, or the electrical-and-electric-equipment level generally used by the ECL circuit in other signals.

[0085] Like the above explanation, the signalling frequency output of ECL electrical-and-electric-equipment level can be easily obtained by using an ECL line receiver for the differential amplifier of an oscillator circuit.

[0086] [14.8] In the 8th [ or more ]-modification explanation, although the piezoelectric material which constitutes a SAW resonator was not described in detail, it is possible to use the thing using langasite, LBO (LithiumTetraborate), etc. as other piezoelectric material besides Xtal.

[0087] [14.9] In the 9th [ or more ]-modification explanation, although only what functions as BPF (Band Pass Filter) which passes only a predetermined frequency band component alternatively among the output signals in a phase-shifting circuit as the frequency-selective section was explained, it is also possible to constitute so that it may function as BEF (Band Elimination Filter) which prevents only a predetermined frequency band component alternatively among the output signals in a phase-shifting circuit.

[0088]

[Effect of the Invention] According to this invention, without enlarging the circuit scale of a phase-shifting circuit, the loop gain of an oscillator circuit is secured easily and it becomes possible to make an efficient oscillation perform. Moreover, although a positive feedback oscillation loop becomes reverse even when designing the oscillator circuit corresponding to each using the piezo resonator from which resonance frequency differs, it becomes possible to take the almost same circuitry, and easy-ization of layout can be attained. By furthermore using an ECL line receiver as differential amplifier, the signalling frequency output of ECL electrical-and-electric-equipment level can be obtained easily.

---

[Translation done.]

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

**[Brief Description of the Drawings]**

[Drawing 1] It is the outline block diagram of the oscillator circuit of the 1st operation gestalt.

[Drawing 2] It is explanatory drawing of the 1st operation gestalt of operation.

[Drawing 3] It is the outline block diagram of the oscillator circuit of the 2nd operation gestalt.

[Drawing 4] It is explanatory drawing of the 2nd operation gestalt of operation.

[Drawing 5] It is the outline block diagram of the oscillator circuit of the 3rd operation gestalt.

[Drawing 6] It is explanatory drawing of the 3rd operation gestalt of operation.

[Drawing 7] It is the outline block diagram of the oscillator circuit of the 4th operation gestalt.

[Drawing 8] It is the outline block diagram of the oscillator circuit of the 5th operation gestalt.

[Drawing 9] It is the outline block diagram of the oscillator circuit of the 6th operation gestalt.

[Drawing 10] It is the outline block diagram of the oscillator circuit of the 7th operation gestalt.

[Drawing 11] It is the outline block diagram of the oscillator circuit of the 8th operation gestalt.

[Drawing 12] It is the outline block diagram of the oscillator circuit of the 9th operation gestalt.

[Drawing 13] It is the outline block diagram of the oscillator circuit of the 10th operation gestalt.

[Drawing 14] It is the outline block diagram of the oscillator circuit of the 11th operation gestalt.

[Drawing 15] It is the outline block diagram of the oscillator circuit of the 12th operation gestalt.

[Drawing 16] It is outline configuration block drawing of the optical interface module of the 13th operation gestalt.

[Drawing 17] It is an ECL line receiver's basic circuit diagram.

[Drawing 18] It is principle explanatory drawing of a feedback mold oscillator.

**[Description of Notations]**

10 .... Optical interface module

30 80 .... Oscillator circuit

31 .... Differential amplifying circuit (differential amplifier)

32 .... SAW resonator (piezo resonator)

32A .... AT cut crystal resonator (piezo resonator)

33 .... Buffer circuit (buffer circuit for feedback)

34 34A .... Switching circuit (signal selection section)

35 .... Phase-shifting circuit (the 2nd phase shift section)

40 ... Output-buffer circuit (buffer circuit for an output)

85 .... Armature-voltage control phase-shifting circuit

---

[Translation done.]

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-101347

(P2003-101347A)

(43) 公開日 平成15年4月4日 (2003. 4. 4)

(51) Int.Cl.<sup>7</sup>

H 0 3 B 5/30  
5/32

識別記号

F I

H 0 3 B 5/30  
5/32

テーマコード\* (参考)

A 5 J 0 7 9  
J

審査請求 未請求 請求項の数29 O L (全 16 頁)

(21) 出願番号 特願2001-371702 (P2001-371702)

(22) 出願日 平成13年12月5日 (2001. 12. 5)

(31) 優先権主張番号 特願2001-215918 (P2001-215918)

(32) 優先日 平成13年7月16日 (2001. 7. 16)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 小林 祥宏

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72) 発明者 今井 信行

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100098084

弁理士 川▲崎▼ 研二

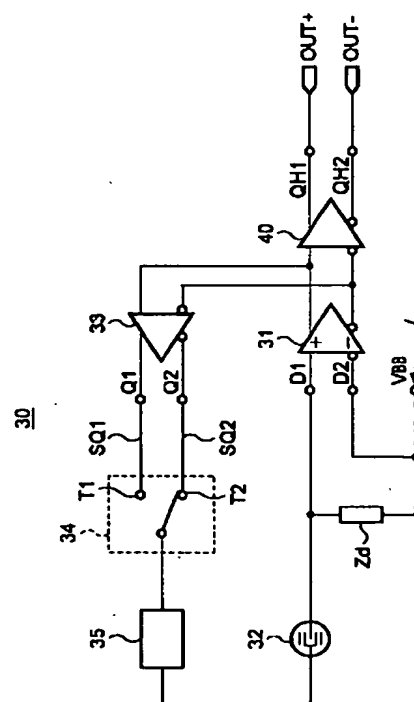
最終頁に続く

(54) 【発明の名称】 発振回路および電子機器

(57) 【要約】

【課題】 所望の発振周波数において、帰還ループの位相条件を容易に満たす。

【解決手段】 互いに出力信号の位相が異なる複数の出力端子を有する差動増幅器31と、SAW共振子32と、移相回路35と、を備え、差動増幅器31、SAW共振子32および移相回路35により正帰還発振ループを形成した発振回路30であって、差動増幅器31の出力端子のいずれか一つを正帰還発振ループを構成させるべく選択するスイッチ回路34を備える。このスイッチ回路34は、複数の信号SQ1、SQ2のうち、いずれか一つを選択して移相回路35に出力する。移相回路35は、入力信号の位相を所定量だけずらしてSAW共振子32に出力する。



(2)

1

## 【特許請求の範囲】

【請求項1】 互いに出力信号の位相が異なる複数の出力端子を有する差動増幅器と、圧電共振子と、入力信号の位相を所定量だけずらして出力信号として出力する移相回路と、を備え、前記差動増幅器、前記圧電共振子および前記移相回路により正帰還発振ループを形成した発振回路であって、

前記差動増幅器の出力端子のいずれかを用いて前記正帰還発振ループを構成させるべく、前記差動増幅器の出力端子のいずれか一つを選択する信号選択部を備えたことを特徴とする発振回路。

【請求項2】 互いに出力信号の位相が異なる複数の出力端子を有する差動増幅器と、圧電フィルタと、入力信号の位相を所定量だけずらして出力信号として出力する移相回路と、を備え、前記差動増幅器、前記圧電フィルタおよび前記移相回路により正帰還発振ループを形成した発振回路であって、前記差動増幅器の出力端子のいずれかを用いて前記正帰還発振ループを構成させるべく、前記差動増幅器の出力端子のいずれか一つを選択する信号選択部を備えたことを特徴とする発振回路。

【請求項3】 請求項1または請求項2記載の発振回路において、

前記差動増幅器は、ECLラインシェーバを用いた差動増幅器を備えたことを特徴とする発振回路。

【請求項4】 請求項1ないし請求項3のいずれかに記載の発振回路において、

前記差動増幅器は、反転入力端子及び非反転入力端子を有し、

前記反転入力端子と前記非反転入力端子とは、インピーダンス回路を介して接続され、前記反転入力端子および前記非反転入力端子のうち、いずれか一方にはバイアス電圧が印加され、他方は、前記正帰還発振ループの入力端として機能することを特徴とする発振回路。

【請求項5】 請求項4記載の発振回路において、

前記インピーダンス回路は、インダクタおよびキャパシタを有するタンク回路として構成され、

前記タンク回路は前記移相回路における出力信号の所望の周波数帯域のみを選択的に通過させることを特徴とする発振回路。

【請求項6】 請求項5記載の発振回路において、

前記圧電共振子は、水晶ATカット共振子であり、

前記タンク回路は、前記水晶ATカット共振子の奇数次オーバートーン発振周波数帯域あるいは所望の発信周波数帯域のみを選択的に通過させることを特徴とする発振回路。

【請求項7】 請求項1ないし請求項4のいずれかに記載の発振回路において、前記移相回路における出力信号のうち所定の周波数帯域成分のみを選択的に通過させる周波数選択部を備えていることを特徴とする発振回路。

【請求項8】 請求項7記載の発振回路において、

2

前記周波数選択部は、並列接続された周波数選択用コンデンサ及び周波数選択用コイルを備えたことを特徴とする発振回路。

【請求項9】 請求項8記載の発振回路において、

前記周波数選択用コンデンサは、その容量を可変することにより前記移相回路の出力信号の周波数帯域成分のみを選択的に通過させることを特徴とする発振回路。

【請求項10】 請求項8または請求項9記載の発振回路において、

10 前記周波数選択用コンデンサは、レーザトリミング可能なコンデンサとして形成されていることを特徴とする発振回路。

【請求項11】 請求項8または請求項9記載の発振回路において、

前記周波数選択用コンデンサは、基板上にパターンとして形成されたトリミング可能なコンデンサとして形成されていることを特徴とする発振回路。

【請求項12】 請求項1ないし請求項5のいずれかに記載の発振回路において、

20 前記移相回路は、当該移相回路の出力信号の周波数帯域成分を選択的に阻止する周波数選択部を備えていることを特徴とする発振回路。

【請求項13】 請求項12記載の発振回路において、

前記周波数選択部は、前記移相回路内にその容量を可変することが可能な可変容量コンデンサとして形成されていることを特徴とする発振回路。

【請求項14】 請求項13記載の発振回路において、

前記可変容量コンデンサは、レーザトリミング可能なコンデンサとして形成されていることを特徴とする発振回路。

30 【請求項15】 請求項13記載の発振回路において、

前記可変容量コンデンサは、基板上にパターンとして形成されたトリミング可能なコンデンサとして形成されていることを特徴とする発振回路。

【請求項16】 請求項1ないし請求項5のいずれかに記載の発振回路において、

前記差動増幅器の出力端子側に出力用差動増幅器を有する出力バッファ回路を挿入したことを特徴とする発振回路。

40 【請求項17】 請求項16記載の発振回路において、

前記出力用差動増幅器は、ECLラインシェーバを用いた差動増幅器を備えたことを特徴とする発振回路。

【請求項18】 請求項1ないし請求項17のいずれかに記載の発振回路において、

前記正帰還発振ループ中に互いに出力信号の位相が異なる複数の出力端子を有する帰還用差動増幅器を有する帰還バッファ回路を挿入したことを特徴とする発振回路。

【請求項19】 請求項18記載の発振回路において、

50 前記帰還バッファ回路は、互いに並列接続され、前記複数の出力端子のいずれかを有する前記帰還用差動増幅器



3

を複数有し、  
前記複数の帰還用差動増幅器のうち、いずれかが前記正帰還発振ループ中に挿入されることを特徴とする発振回路。

【請求項20】 請求項18記載の発振回路において、前記帰還バッファ回路は、直列接続された複数の前記帰還用差動増幅器を有し、  
前記複数の帰還用差動増幅器のうち、一つまたは順次直列に接続された複数の帰還用差動増幅器が前記正帰還発振ループ中に挿入されることを特徴とする発振回路。

【請求項21】 請求項19または請求項20記載の発振回路において、前記帰還用差動増幅器は、それぞれ非等間隔の出力信号の位相差を有することを特徴とする発振回路。

【請求項22】 請求項19または請求項20記載の発振回路において、  
前記帰還用差動増幅器は、それぞれ等間隔の出力信号の位相差を有することを特徴とする発振回路。

【請求項23】 請求項18ないし請求項22のいずれかに記載の発振回路において、  
前記帰還用差動増幅器は、ECLラインレシーバを用いた差動増幅器を備えたことを特徴とする発振回路。

【請求項24】 請求項1ないし請求項23のいずれかに記載の発振回路において、  
前記信号選択部は、前記移相回路における移相量がより少なくなるように前記選択を行う、  
ことを特徴とする発振回路。

【請求項25】 請求項1ないし請求項24のいずれかに記載の発振回路において、  
前記移相回路は、制御電圧の印加によりその移相量を可変することが可能な電圧制御移相回路として構成されていることを特徴とする発振回路。

【請求項26】 請求項1ないし請求項5、請求項7ないし請求項25のいずれかに記載の発振回路において、  
前記圧電共振子は、SAW共振子であることを特徴とする発振回路。

【請求項27】 請求項26記載の発振回路において、  
前記SAW共振子は、水晶、ランガサイト、LBO (Li \*

$$V_f \cdot e^{j\theta_f} = V_i \cdot G \cdot \beta \cdot e^{j(\theta_G + \theta_o + \theta_p)} > V_i e^{j(2\pi + \theta_i)} \quad \dots(1)$$

【0005】(1)式が成り立つためには、位相が等しくなければならないので、

$$\theta_G + \theta_p = 2n\pi, \quad \dots(2)$$

【数3】

$$G \cdot \beta > 1$$

となる。(2)式が発振器の位相条件、(3)式が振幅条件である。(2)、(3)式を満足すれば、図18の帰還型発振器は発振する。

【0006】また、フィードバック電圧Vfが大きくなつ

(3)

4

\* thium Tetraborate) のいずれかを用いて形成されていることを特徴とする発振回路。

【請求項28】 請求項1ないし請求項5、請求項7ないし請求項25のいずれかに記載の発振回路において、  
前記圧電共振子は、水晶ATカット共振子であることを特徴とする発振回路。

【請求項29】 請求項1ないし請求項28のいずれかに記載の発振回路を備えたことを特徴とする電子機器。

【発明の詳細な説明】

10 【0001】

【発明の属する技術分野】本発明は、高周波発振動作を行う発振回路およびこの発振回路を備えた電子機器に関する。

【0002】

【従来の技術】図18は帰還型発振器の原理構成を示す図である。圧電共振子を用いた帰還型発振器において、帰還回路101には、共振子、位相回路、各素子を結ぶ線路が含まれる。このうち、共振子が主として発振周波数を決定するものとなっている。ゲインGを有する増幅器100の入力側に、入力電圧Viが印加されると、増幅器100の出力側には、次式で示すように、入力電圧ViがG倍された出力電圧Voが出力される。

$$V_o = V_i \cdot G$$

この出力電圧Voは、電圧帰還率βを有する帰還回路101を介してβVoだけ、次式で表されるフィードバック電圧Vfとして増幅器100の入力側に帰還される。

$$V_f = V_o \cdot \beta$$

$$= V_i \cdot G \cdot \beta$$

このとき

$$30 \quad V_f > V_i$$

であり、位相が等しければ、入力電圧よりも帰還された電圧の方が大きくなるので、正帰還となり、発振が起こる。

【0003】ここで、Viの位相をθi、Vfの位相をθf、増幅器Gの位相変化をθG、帰還回路101での位相変化をθβとすると、

【0004】

【数1】

※【数2】

※

$$(n = 0, 1, 2, \dots)$$

...(3)

てくると、増幅器100の出力電圧Voは飽和して定常状態となり、出力は安定する。この時の振幅条件は

$$G \cdot \beta = 1$$

50 となる。

5

【0007】

【発明が解決しようとする課題】従来の圧電発振回路では、発振周波数に対し、相対的に増幅器の動作速度が高速であるため、遅延時間つまり位相遅れによる移相量が無視できるレベルであった。よって増幅器は、入力信号に対して正相または反転増幅器とみなされていた。また、発振条件における移相条件においては、主に共振子および移相回路の移相条件が支配的であった。

【0008】しかしながら、高周波発振回路、特に300MHz以上の発振周波数帯域で発振する発振回路においては、共振子及び移相回路の移相条件に加えて、増幅器及び各素子を接続するための線路の移相量の影響が大きくなっていく。移相回路の移相量と回路規模には相関関係が有り、発振回路の移相条件を満たすためには、必要とされる移相量に伴って移相回路の回路規模が大きくなってしまいう問題点があった。また、回路規模が大きくなると製品毎のばらつきも大きくなってしまいう問題点があった。

【0009】さらに帰還ループのロス（損失）が大きくなってしまい、発振条件を満たすために利得Gの大きな増幅器を用いなければならず、ノイズなどの影響を受けやすくなってしまいう問題点もあった。

【0010】さらに、例えば、155[MHz]の共振周波数を有する共振子を用いて発振回路を設計する場合と、622[MHz]の共振周波数を有する共振子を用いて発振回路を設計する場合とでは、発振回路に必要とされる移相量は大きく異なる。従って、各々の共振子に合わせた回路基板の設計が必要であった。

【0011】そこで、本発明の目的は、所望の発振周波数において、発振ループの位相条件を容易に満たすことが可能な発振回路および電子機器を提供することにある。

【0012】

【課題を解決するための手段】上記課題を解決するため、互いに出力信号の位相が異なる複数の出力端子を有する差動増幅器と、圧電共振子と、入力信号の位相を所定量だけずらして出力信号として出力する移相回路と、を備え、前記差動増幅器、前記圧電共振子および前記移相回路により正帰還発振ループを形成した発振回路であって、前記差動増幅器の出力端子のいずれかを用いて前記正帰還発振ループを構成させるべく、前記差動増幅器の出力端子のいずれか一つを選択する信号選択部を備えたことを特徴とする。

【0013】上記構成によれば、信号選択部は、差動増幅器、圧電共振子および移相回路により正帰還発振ループを形成するに際し、差動増幅器の出力端子のいずれか一つを前記正帰還発振ループを構成させるべく選択する。また、互いに出力信号の位相が異なる複数の出力端子を有する差動増幅器と、圧電フィルタと、入力信号の位相を所定量だけずらして出力信号として出力する移相

(4)

6

回路と、を備え、前記差動増幅器、前記圧電フィルタおよび前記移相回路により正帰還発振ループを形成した発振回路であって、前記差動増幅器の出力端子のいずれかを用いて前記正帰還発振ループを構成させるべく、前記差動増幅器の出力端子のいずれか一つを選択する信号選択部を備えたことを特徴とする。

【0014】上記構成によれば、信号選択部は、差動増幅器、圧電共振子および移相回路により正帰還発振ループを形成するに際し、差動増幅器の出力端子のいずれか一つを前記正帰還発振ループを構成させるべく選択する。

【0015】これらの場合において、前記差動増幅器は、ECLラインレシーバを用いた差動増幅器を備えるようにしてもよい。また、前記差動増幅器は、反転入力端子及び非反転入力端子を有し、前記反転入力端子と前記非反転入力端子とは、インピーダンス回路を介して接続され、前記反転入力端子および前記非反転入力端子のうち、いずれか一方にはバイアス電圧が印加され、他方は、前記正帰還発振ループの入力端として機能するようにしてもよい。さらに前記インピーダンス回路は、インダクタおよびキャパシタ有するタンク回路として構成され、前記タンク回路は前記移相回路における出力信号の所望の周波数帯域のみを選択的に通過させるようにしてもよい。さらにまた、前記圧電共振子は、水晶ATカット共振子であり、前記タンク回路は、前記水晶ATカット共振子の奇数次オーバートーン発振周波数帯域あるいは所望の発信周波数帯域のみを選択的に通過させるようにしてもよい。

【0016】また、前記移相回路における出力信号のうち所定の周波数帯域成分のみを選択的に通過させる周波数選択部を備えるようにしてもよい。さらに前記周波数選択部は、並列接続された周波数選択用コンデンサ及び周波数選択用コイルを備えるようにしてもよい。さらにまた、前記周波数選択用コンデンサは、その容量を可変することにより前記移相回路の出力信号の周波数帯域成分のみを選択的に通過させるようにしてもよい。また、前記周波数選択用コンデンサは、レーザトリミング可能なコンデンサとして形成されているようにしてもよい。さらに前記周波数選択用コンデンサは、基板上にパターンとして形成されたトリミング可能なコンデンサとして形成されているようにしてもよい。さらにまた、前記移相回路は、当該移相回路の出力信号の周波数帯域成分を選択的に阻止する周波数選択部を備えているようにしてもよい。

【0017】また、前記周波数選択部は、前記移相回路内にその容量を可変することが可能な可変容量コンデンサとして形成されているようにしてもよい。さらに前記可変容量コンデンサは、レーザトリミング可能なコンデンサとして形成されているようにしてもよい。さらにまた、前記可変容量コンデンサは、基板上にパターンとし

7

て形成されたトリミング可能なコンデンサとして形成されているようにしてもよい。また、前記差動増幅器の出力端子側に出力用差動増幅器を有する出力バッファ回路を挿入するようにしてもよい。さらに前記出力用差動増幅器は、ECLラインレシーバを用いた差動増幅器を備えるようにしてもよい。さらにまた、前記正帰還発振ループ中に互いに出力信号の位相が異なる複数の出力端子を有する帰還用差動増幅器を有する帰還バッファ回路を挿入するようにしてもよい。また、前記帰還バッファ回路は、互いに並列接続され、前記複数の出力端子のうちいずれかを有する前記帰還用差動増幅器を複数有し、前記複数の帰還用差動増幅器のうち、いずれか一つが前記正帰還発振ループ中に挿入されるようにしてもよい。さらに前記帰還バッファ回路は、直列接続された複数の前記帰還用差動増幅器を有し、前記複数の帰還用差動増幅器のうち、一つまたは順次直列に接続された複数の帰還用差動増幅器が前記正帰還発振ループ中に挿入されるようにしてもよい。

【0018】さらにまた、前記帰還用差動増幅器は、それぞれ非等間隔の出力信号の位相差を有するようにしてもよい。また、前記帰還用差動増幅器は、それぞれ等間隔の出力信号の位相差を有するようにしてもよい。さらに前記帰還用差動増幅器は、ECLラインレシーバを用いた差動増幅器を備えるようにしてもよい。さらにまた、前記信号選択部は、前記移相回路における移相量がより少なくなるように前記選択を行うようにしてもよい。また、前記移相回路は、制御電圧の印加によりその移相量を可変することが可能な電圧制御移相回路として構成されているようにしてもよい。さらに前記圧電共振子は、SAW共振子であるようにしてもよい。さらにまた、前記SAW共振子は、水晶、ランガサイト、LBO (Lithium Tetraborate) のいずれかを用いて形成されているようにしてもよい。また、前記圧電共振子は、水晶ATカット共振子であるようにしてもよい。さらに、電子機器において、上記いずれかの発振回路を備えるようにしてもよい。

【0019】

【発明の実施の形態】次に本発明の好適な実施の形態について図面を参照して説明する。

【1】第1実施形態

図1に基づいて、第1実施形態にかかる発振回路について説明する。発振回路30は、ECLラインレシーバにより構成された差動増幅回路31を備えている。この差動増幅回路31の非反転入力端子D1には、原発振信号を生成し、出力するSAW (Surface Acoustic Wave) 共振子32の帰還ループ後段側の端子が接続されている。

【0020】また差動増幅回路31の反転入力端子D2と圧電共振子であるSAW共振子32の帰還ループ後段側の端子との間には、差動増幅回路31の非反転入力端

8

子D1および反転入力端子D2の間に所定の電位差を発生させるための電位差発生回路Zd (インピーダンス回路) が介挿されている。さらに差動増幅回路31の反転入力端子D2にはバイアス電圧VBBが印加されている。差動増幅回路31の非反転出力端子D1には、差動増幅回路 (帰還用差動増幅回路) を有するバッファ回路 (帰還バッファ回路) 33の非反転入力端子が接続されている。また差動増幅回路31の反転出力端子D1には、バッファ回路33の反転入力端子が接続されている。

10 【0021】この場合において、バッファ回路33の非反転入力端子及び反転入力端子にそれぞれ入力される信号の出力信号の位相差は $180^\circ$ となるように調整されている。この結果、バッファ回路33の非反転出力端子Q1から出力される信号SQ1と反転出力端子Q2から出力される信号SQ2との位相差は $180^\circ$ となる。

20 【0022】バッファ回路33の後段には、この非反転出力端子Q1から出力される信号SQ1あるいはその反転出力端子Q2から出力される信号SQ2のいずれかを選択するスイッチ回路 (信号選択部) 34が設けられている。スイッチ回路34の後段には、移相回路35が接続され、移相回路35における移相量が少なくなるように、スイッチ回路34は、信号SQ1または信号SQ2のいずれかを選択的に出力する。差動増幅回路31の正出力端子および負出力端子の後段には、差動増幅回路 (出力用差動増幅器) を有する出力バッファ回路40 (出力用バッファ回路) が接続されている。ここで、図2を参照してスイッチ回路34において信号選択を行うための手法について説明する。尚、バッファ回路33や

30 出力バッファ回路40を追加することにより、正帰還発振ループの出力側に与える影響を低減することができる。

【0023】図2は、信号SQ1あるいは信号SQ2のいずれかを用いた場合に発振回路30全体として位相条件を満たすために移相回路35において必要とされる移相量を表した図である。すなわち、発振回路30における所望の発振周波数を $f_0$ とした場合、帰還ループ (正帰還発振ループ) において信号SQ1を用いた場合に、

40 は、移相回路35における移相量を $\Delta Q1$ としなければならないということを表している。信号SQ2についても同様である。そこで、調整者は、位相差 $\Delta Q1$ と位相差 $\Delta Q2$ とを比較し、移相回路35における移相量がより少なくなるTX端子 ( $X=1, 2$ ) 側にスイッチ回路34を切り換える。例えば、

$\Delta Q1 > \Delta Q2$

である場合には、スイッチ回路34をバッファ回路33の反転出力端子Q2のT2端子側とする。また、

$\Delta Q1 < \Delta Q2$

50 である場合には、スイッチ回路34をバッファ回路33

9

の非反転出力端子Q1のT1端子側とする。そして、移相回路35において、位相差 $\Delta Q1$ （あるいは位相差 $\Delta Q2$ ）をキャンセルするように、調整者がその調整を行う。

【0024】この結果、差動増幅回路31、バッファ回路33、スイッチ回路34、移相回路35、SAW共振子32および電位差発生回路Zdにより構成される帰還ループの位相条件として、差動増幅回路31の入出力信号間の位相差 $\theta G$ およびバッファ回路33、スイッチ回路34、移相回路35、SAW共振子32および電位差発生回路Zd並びにこれらを接続する線路に起因する位相ずれ $\theta \beta$ の和が次式を満たす。

$$\theta G + \theta \beta = 2 \cdot n \cdot \pi \quad (n=0, 1, \dots)$$

この結果、発振回路30は発振状態となって非反転出力端子QH1及び反転出力端子QH2から基準信号が出力される。

【0025】上述したように本第1実施形態によれば、移相回路35における移相量が少なくなるように、バッファ回路33から出力される互いに相異なる位相を有する二つの信号SQ1、SQ2のうちからいずれかを選択している。従って、移相回路35における調整可能な移相量を少なく設定することができ、回路規模を小さくすることができる。これに伴って、製品毎の移相回路35におけるばらつきの影響を低減することができる。さらに帰還ループにおけるロスを減少させることができ、効率の高い発振回路を構成することができる。

【0026】さらにまた、上述したように155[MHz]の共振周波数を有する共振子を用いて発振回路を設計する場合と、622[MHz]の共振周波数を有する共振子を用いて発振回路を設計する場合とでは、発振回路に必要とされる移相量は大きく異なるがこのような場合でも帰還ループが逆にはなるが、同様の回路構成を採ることができ、設計を容易とすることができる。

【0027】また、動画像のような大量のデータが伝送できる10ギガビットイーサネット（登録商標）（10 gigabit Ethernet）に代表されるような高速なネットワークシステムを構築することができる。

【0028】〔2〕第2実施形態

図3は第2実施形態の発振回路30Aの概略構成を示す図である。図3において、図1の第1実施形態と同様の部分には同一の符号を付し、その詳細な説明については省略する。第2実施形態は、第1実施形態における調整可能な移相量を最大で90[°]程度としていたものを、バッファ回路を複数個設けて、移相回路35における調整可能な移相量の範囲をより狭くなるようにし、より移相回路35の回路規模を小さくしたものである。本実施形態においては、3個のバッファを設けた例について説明する。

【0029】発振回路30Aが第1実施形態の発振回路30と異なる点は、バッファ回路33に代えて、全体と

(6)

10

して帰還バッファ回路を構成する3個のバッファ回路33A、33B、33Cを備えた点と、バッファ回路33A、33B、33Cの後段に、それぞれの非反転出力端子Q1、Q3、Q5から出力される信号SQ1、SQ3、SQ5及びそれぞれの反転出力端子Q2、Q4、Q6から出力される信号SQ2、SQ4、SQ6のいずれかを選択するスイッチ回路（信号選択部）34Aが設けられている点である。

【0030】この場合において、バッファ回路33A、33B、33Cのそれぞれの非反転出力端子Q1、Q3、Q5から出力される信号SQ1、SQ3、SQ5と、バッファ回路33A、33B、33Cの反転出力端子Q2、Q4、Q6から出力されるそれぞれの信号SQ2、SQ4、SQ6との位相差は、それぞれ180[°]となるように調整されている。ここで、信号SQ1と信号SQ3とはその位相差が60[°]、信号SQ1と信号SQ5との位相差は120[°]となるように調整されている。

【0031】図4は、差動増幅回路31の非反転出力端子D1からみた、各バッファ回路33A、33B、33Cのそれぞれの非反転出力端子Q1、Q3、Q5及び反転出力端子Q2、Q4、Q6における移相特性を示した図である。図4に示すように、信号SQ2、信号SQ4、信号SQ6、信号SQ1、信号SQ3、信号SQ5の順番で位相を60[°]の等間隔でずらした例である。

【0032】従って、第1実施形態と同様に、所望の発振周波数を $f_0$ とした場合に、当該発振周波数における位相差 $\Delta Q1$ 、 $\Delta Q2$ 、 $\Delta Q3$ 、 $\Delta Q4$ 、 $\Delta Q5$ 、 $\Delta Q6$ を互いに比較し、移相回路35における移相量が少なくなる信号SQX（X：1～6）側を選択し、これに該当するTX（X：1～6）端子にスイッチ回路34Aを切り換えるものである。例えば、図4の場合には、 $\Delta Q4 < \Delta Q6 < \Delta Q2 < \Delta Q1 < \Delta Q3 < \Delta Q5$ であるので、スイッチ回路34はバッファ回路33Bの反転出力Q4側と接続する。そして、移相回路35により、位相差 $\Delta Q4$ がキャンセルされるように調整者によりその調整が行われる。

【0033】この結果、差動増幅回路31、バッファ回路33A、33B、33C、スイッチ回路34A、移相回路35、SAW共振子32および電位差発生回路Zd（インピーダンス回路）により構成される帰還ループの位相条件として、差動増幅回路31の入出力信号間の位相差 $\theta G$ およびバッファ回路33、スイッチ回路34、移相回路35、SAW共振子32および電位差発生回路Zd並びにこれらを接続する線路に起因する位相ずれ $\theta \beta$ の和が次式を満たす。

$$\theta G + \theta \beta = 2 \cdot n \cdot \pi \quad (n=0, 1, \dots)$$

この結果、発振回路30Aにおいて、発振が行われ、非反転出力端子QH1及び反転出力端子QH2から基準信

(7)

11

号が出力される。

【0034】上述したように本第2実施形態によれば、移相回路35における調整可能な移相量範囲を第1実施形態の場合と比較してより少なく設定することができる。また、移相回路35の回路規模をさらに小さくすることができる。

【0035】以上の説明においては、バッファ回路を3つ設ける場合について説明したが、これに限定されず、任意の数を設けるように構成することも可能である。また、各バッファ回路を選択して帰還ループを構成し、各バッファ回路の出力信号の位相差は、等間隔となるように設定した。しかしながら、各バッファ回路における出力信号の位相差の間隔は任意に設定が可能であり、互いに相異なっていれば、非等間隔であっても上述したと同様の効果を奏する。すなわち、移相回路において、最も移相量が少なくなるような出力信号の位相差を有するバッファ回路、すなわち、帰還ループを選択して構成すればよい。

【0036】[3] 第3実施形態

図5は第3実施形態における発振回路の構成を示す図である。図5において、図1の第1実施形態と同一部分については同一の符号を付し、その詳細な説明を省略する。

【0037】本第3実施形態は、SAW共振子に代えて圧電共振子であるATカット水晶共振子を使用し、ATカット水晶共振子の奇数次オーバートーン（例えば、第3次オーバートーン、第5次オーバートーン、第7次オーバートーン、……）を利用するものである。また、本第3実施形態は、所望の発振周波数 $f_0$ 以外の周波数における異常発振を防止するというものである。

【0038】本第3実施形態が第1実施形態と異なる点は、図5に示すように、電位差発生回路Zd（インピーダンス回路）としてコンデンサCd（周波数選択用コンデンサ：キャパシタ）およびコイルLd（周波数選択用コイル：インダクタ）を並列接続したタンク回路として構成された、所望の発振周波数帯域を選択的に通過させる周波数選択回路（バンドパスフィルタ）Zd1を用いた点およびSAW共振子に代えて、ATカット水晶共振子32Aを用いた点である。この結果、図6の帰還ループゲイン—周波数特性図に示すように、所望の発振周波数 $f_0$ 近傍の周波数で帰還ループゲインが高く、安定に発振を行うことができる。所望の発振周波数を他の周波数、例えば、ATカット水晶共振子32Aの第5次オーバートーン利用時における第3次オーバートーンに相当する周波数 $f_1$ では、帰還ループゲインが低いため、異常発振が起きることを防止する。

【0039】[4] 第4実施形態

本第4実施形態においては、周波数微調整方法について図7を参照して述べることにする。周波数の微調整方法としては、代表的なものとして、以下の①～③の3つが

12

挙げられる。

【0040】① 移相回路35のを電極をレーザで切断する等のレーザトリミングにより容量調節が行えるコンデンサを用いて構成し、このコンデンサを構成する電極部分（パターン）をレーザなどでトリミングすることにより、コンデンサの容量を調整し、周波数の微調整を行う。また、レーザトリミング可能なコンデンサに代えて、基板上にパターン形成されたコンデンサを用い、このコンデンサのトリミングを行うように構成してもよい。同様に、移相回路35をコンデンサおよびコイル（必要に応じてさらに抵抗）によりロウパスフィルタ、ハイパスフィルタあるいはバンドパスフィルタとして構成して、コイルと並列あるいはコイルと直列に接続されたコンデンサをレーザなどによりトリミングして周波数の微調整を行うようにしてもよい。

【0041】② 第3実施形態で示したように、電位差発生回路ZdとしてコンデンサCdおよびコイルLdを並列接続した周波数選択回路を構成し、このコンデンサCdを半導体基板上に構成し、コンデンサCdを構成する電極部分（パターン）をレーザなどによりトリミングすることにより、コンデンサの容量を調整して周波数の微調整を行うようにしてもよい。ここで、コンデンサCdは周波数調整コンデンサとして機能している。このような構成とすることにより、異常発振防止とともに周波数微調整が行えることとなる。同様に、コイルLdに直列にコンデンサCdを挿入し、このコンデンサCdを構成する電極部分（パターン）をレーザなどによりトリミングすることにより、容量を調整してもよい。

【0042】③ また、バッファ回路33の出力端子に、適当な抵抗値を有するRQ1、RQ2を必要に応じて接続し、微調整を行うようにしてもよい。この場合においても、抵抗のトリミングを行うことにより、さらに高精度な調整をすることもできる。

【0043】[5] 第5実施形態

次に本発明の第5実施形態について説明する。以上の各実施形態における移相回路は、半固定型の構成を採用したが、本第5実施形態は、半固定型の移相回路に代えて、外部からの制御電圧VCにより、移相量を可変することができる電圧制御移相回路85を設けた場合の実施形態である。

【0044】第5実施形態の発振回路80について図8を参照して説明する。この場合において、図2の第1実施形態と同様の部分には、同一の符号を付し、その詳細な説明については省略する。図8において、図1の第1実施形態と異なる点は、移相回路35に代えて、電圧制御移相回路（移相回路）85を設けた点である。

【0045】次に動作を説明する。以下の説明においては、発振回路80における所望の発振周波数を $f_0$ とし、信号SQ1の位相と発振回路80が位相条件を満たすための位相との位相差が $\Delta Q1$ であり、信号SQ2の

50

13

位相と発振回路30が位相条件を満たすための位相との位相差は $\Delta Q2$ である場合について説明する。

【0046】まず、調整者は位相差 $\Delta Q1$ と位相差 $\Delta Q2$ とを比較し、電圧制御移相回路85における移相量が少なくなる側にスイッチ回路34を切り換える。そして、電圧制御移相回路85により、位相差 $\Delta Q1$ （あるいは位相差 $\Delta Q2$ ）がキャンセルされるように電圧制御端子Tvcに制御電圧VCを印加して、調整が行われる。この結果、差動増幅回路31、バッファ回路33、スイッチ回路34、電圧制御移相回路85、SAW共振子32および電位差発生回路Zdにより構成される帰還ループ（正帰還発振ループ）の位相条件として、差動増幅回路31の入出力信号間の位相差 $\theta G$ およびバッファ回路33、スイッチ回路34、移相回路35、SAW共振子32および電位差発生回路Zd並びにこれらを接続する線路に起因する位相ずれ $\theta \beta$ の和が次式を満たすことになる。

$$\theta G + \theta \beta = 2 \cdot n \cdot \pi \quad (n=0, 1, \dots)$$

この結果、発振回路80は、発振することになり、反転出力端子QH1および反転出力端子QH2から発振基準信号として出力される。

【0047】上述したように、本第5実施形態によれば、発振回路80の位相条件を調整するために、電圧制御移相回路85を設けたので、容易に、位相条件の調整が可能となる。また、電圧制御移相回路85における移相量が少なくなるように、バッファ回路33から出力される互いに異なる位相を有する二つの信号SQ1、SQ2のうちからいずれかを選択している。

【0048】従って、電圧制御移相回路35における調整可能な移相量を少なく設定することができ、回路規模を小さくすることができる。また、外部からの制御電圧VCにより、電圧制御移相回路85の移相量を(3)式を満たす範囲で可変することによって、発振回路80の発振周波数の微調を行うことも可能である。つまり第5実施形態においては、電圧制御型発振回路としての動作も可能である。

#### 【0049】[6] 第6実施形態

次に本発明の第6実施形態について説明する。本第6実施形態は、電圧制御移相回路85を具体化した場合の実施形態である。図9は、第6実施形態の発振回路80Aの概要構成を示す図である。図9において、図8の第5実施形態と同様の部分には同一の符号を付し、その詳細な説明については省略する。

【0050】図9において、電圧制御移相回路85Aは、可変容量ダイオードCvのカソードが入力抵抗Rvを介して電圧制御端子Tvcに接続され、また、そのアノードが保護用の抵抗R1を介して電源VEEに接続される。そして、可変容量ダイオードCvのカソードとスイッチ回路34の間には、DCカット用のコンデンサC1が介挿され、そのアノードとSAW共振子32との間には、

(8)

14

コイルLv（周波数選択部）が介挿されている。上記構成によれば、電圧制御端子Tvcに制御電圧VCを印加すると、可変容量ダイオードCvの容量値が変化し、電圧制御移相回路85Aの移相量が変化する。従って、容易に位相条件の調整が可能となる。なお、コイルLvは、移相量の可変範囲全体を調整するものであり、移相量の可変範囲を調整する必要がある場合等には省略することも可能である。また、コイルLvは、帰還ループ内の任意の位置に挿入することも可能である。

#### 10 【0051】[7] 第7実施形態

次に本発明の第7実施形態について説明する。本第7実施形態は、第5実施形態の電圧制御移相回路85を具体化した場合の他の実施形態である。

【0052】図10は、第7実施形態の発振回路80Bの概要構成を示す図である。図10において、図8の第5実施形態と同様の部分には同一の符号を付し、その詳細な説明については省略する。図10によれば、電圧制御移相回路85Bにおいて、可変容量ダイオードCvのカソードは入力抵抗Rvを介して電圧制御端子Tvcに接続され、そのアノードは保護用の抵抗R1を介して電源VEEに接続されている。そして、可変容量ダイオードCvのアノードとスイッチ回路34の間には、DCカット用のコンデンサC1が介挿され、カソードとSAW共振子32との間には、移相の可変域（調整範囲）全体を調整するコイルLvが介挿されている。

【0053】上記構成によれば、第6実施形態と同様に電圧制御端子Tvcに制御電圧VCを印加すると、可変容量ダイオードCvの容量値が変化し、電圧制御移相回路85Bの移相量が変化する。従って、移相量が所望の値となるように制御電圧VCを制御すれば、容易に、位相条件の調整が可能となる。

#### 【0054】[8] 第8実施形態

次に本発明の第8実施形態について説明する。本第8実施形態は、第5実施形態の電圧制御移相回路85を具体化した場合のさらに他の実施形態である。

【0055】図11は第8実施形態の発振回路80Cの概要構成を示す図である。図11において、図8の第5実施形態と同様の部分には同一の符号を付し、その詳細な説明については省略する。図11によれば、電圧制御移相回路85Cは、可変容量ダイオードCvのカソードは入力抵抗Rvを介して電圧制御端子Tvcに接続され、そのアノードはスイッチ回路34に接続されている。そして、可変容量ダイオードCvのカソードとSAW共振子32との間には、移相の可変域（調整範囲）全体を調整するコイルLvが介挿されている。

【0056】上記構成によれば、第6実施形態と同様に電圧制御端子Tvcに制御電圧VCを印加すると、可変容量ダイオードCvの容量値が変化し、電圧制御移相回路85Cの移相量が変化する。従って、移相量が所望の値となるように制御電圧VCを制御すれば、容易に、位相

50

15

条件の調整が可能となる。

#### 【0057】[9]第9実施形態

次に本発明の第9実施形態について説明する。本第9実施形態は、第5実施形態の電圧制御移相回路85を具体化するとともに、SAW共振子32及び電圧制御移相回路85Dの帰還ループ中の介挿位置を入れ替え、電圧制御移相回路85Dにタンク回路の機能も併せ持たせた場合の実施形態である。

【0058】図12は第9実施形態の発振回路80Dの概要構成を示す図である。図12において、図8の第5実施形態と同様の部分には同一の符号を付し、その詳細な説明については省略する。図12によれば、電圧制御移相回路85Dにおいて、可変容量ダイオードCvのアノードは電源VEEに接続され、そのアノードは、DCカット用コンデンサC12を介して差動増幅回路31の反転入力端子D2に接続されている。

【0059】また、可変容量ダイオードCvのカソードは、入力抵抗Rvを介して電圧制御端子Tvcに接続され、そのアノードは、可変容量ダイオードCvおよび後述のコイルLdと協働して周波数選択回路として機能するコンデンサCdに接続されている。この場合において、可変容量ダイオードCvの容量は、コンデンサCdの容量以上の容量としておくのが好ましい。

【0060】さらに、コンデンサCdとSAW共振子32との間には、コイルLvが介挿されている。直列接続されている可変容量ダイオードCvおよびコンデンサCdと並列にコイルLdが接続されている。さらに、コンデンサCdとコイルLvとの接続点には、DCカット用コンデンサC11を介して、差動増幅回路31の非反転入力端子D1に接続されている。

【0061】上記構成によれば、第6実施形態と同様に電圧制御端子Tvcに制御電圧VCを印加すると、可変容量ダイオードCvの容量値が変化し、電圧制御移相回路85Dの移相量が増加する。従って、移相量が所望の値となるように制御電圧VCを制御すれば、容易に、位相条件の調整が可能となる。

【0062】なお、本第9実施形態の場合、移相量を変更すると、周波数選択回路の機能としての選択周波数が増加するので、精度を要求される場合には、さらにコンデンサCdについてレーザトリミングなどのトリミングを行って、選択周波数範囲を所望の範囲とする必要がある。

#### 【0063】[10]第10実施形態

次に本発明の第10実施形態について説明する。本第10実施形態は、第9実施形態の変形例である。図13は第10実施形態の発振回路80Eの概要構成を示す図である。図13において、図12の第9実施形態と同様の部分には同一の符号を付し、その詳細な説明については省略する。

【0064】図13において、図12の第9実施形態と

(9)

16

異なる点は、DCカット用コンデンサC12を削除し、DCカット用コンデンサC11と差動増幅器31の反転入力端子D2との間に電位差発生回路Zd（インピーダンス回路）が介挿されている点である。上記構成によれば、第9実施形態と同様に電圧制御移相回路85Eの電圧制御端子Tvcに制御電圧VCを印加すると、可変容量ダイオードCvの容量値が増加し、電圧制御移相回路85Eの移相量が増加する。従って、移相量が所望の値となるように制御電圧VCを制御すれば、容易に、位相条件の調整が可能となる。

【0065】なお、本第10実施形態においても、移相量を変更すると、周波数選択回路の機能としての選択周波数が増加するので、精度を要求される場合には、さらにコンデンサCdについてレーザトリミングなどのトリミングを行って、選択周波数範囲を所望の範囲とする必要がある。

#### 【0066】[11]第11実施形態

次に本発明の第11実施形態について説明する。図14は、第11実施形態の発振回路80Fの概要構成を示す図である。図14において、図13の第10実施形態と同様の部分には同一の符号を付し、その詳細な説明については省略する。図14において、図13の第10実施形態と異なる点は、コンデンサCdに代えて、カソードを可変容量ダイオードCvのカソードに接続した第2の可変容量ダイオードCv1を設けた点である。上記構成においても、第10実施形態と同様に電圧制御移相回路85Fの電圧制御端子Tvcに制御電圧VCを印加すると、可変容量ダイオードCvおよび可変容量ダイオードCv1の容量値それぞれが増加し、可変容量ダイオードCvおよび可変容量ダイオードCv1が協働して電圧制御移相回路85Fの移相量を増加させる。

【0067】さらにこの構成によれば、可変容量ダイオードCvおよび可変容量ダイオードCv1の組み合わせの範囲が広がるので、合成容量変化を大きくすることが可能となる。したがって、より広範囲で移相量を調整することが可能となる。この結果、移相量が所望の値となるように制御電圧VCを制御すれば、容易かつ広範囲で位相条件の調整が可能となる。

#### 【0068】[12]第12実施形態

次に本発明の第12実施形態について説明する。本第12実施形態は、第11実施形態の変形例である。図15は第12実施形態の発振回路80Gの概要構成を示す図である。図15において、図14の第11実施形態と同様の部分には同一の符号を付し、その詳細な説明については省略する。

【0069】図15において、図14の第11実施形態と異なる点は、電圧制御移相回路およびSAW共振子の位置を入れ替え、電圧制御移相回路とスイッチ回路34の間にコンデンサC11を挿入した点である。

【0070】上記構成においても、第11実施形態と同

(10)

17

様に電圧制御移相回路85Gの電圧制御端子Tvcに制御電圧VCを印加すると、可変容量ダイオードCvおよび可変容量ダイオードCv1の容量値が変化し、電圧制御移相回路85Gの移相量が変化する。

【0071】この構成によれば、第11実施形態と同様に、可変容量ダイオードCvおよび可変容量ダイオードCv1の組み合わせの範囲が広がるので、合成容量変化を大きくすることが可能となり、より広範囲で移相量を調整することが可能となる。したがって、移相量が所望の値となるように制御電圧VCを制御すれば、容易かつ広範囲で位相条件の調整が可能となる。

#### 【0072】[13] 第13実施形態

次に、本発明の第13実施形態について説明する。図16は、第1実施形態にかかる帰還発振回路を用いた、10.3125ギガビットの光ネットワーク用光インタフェースモジュールの概略構成を示す図である。この光インターフェースモジュール10は、例えば、サーバ用コンピュータと光ネットワークとの間で、光/電変換あるいは電/光変換のためのインターフェース機能を実現するものである。

【0073】図16に示すように、第1実施形態の発振回路30と同一の二つの正帰還型の発振回路30-1、30-2がビット符号変換部13を介して接続された3.125ギガビットのS/P変換部11、P/S変換部12及び10.3125ギガビットのP/S変換部14、S/P変換部15における基準信号として用いられている。

【0074】また、P/S変換部14は電気/光変換部16に接続され、電気/光変換部16は入力データの電気/光変換を行い、光ネットワーク側に送出することとなる。さらに、S/P変換部15は光/電気変換部17に接続され、光/電気変換部17は光ネットワーク側からの入力データに基づいて光/電気変換を行いS/P変換部15に出力する。

【0075】上述したように本第13実施形態によれば、移相回路35における移相量が少なくなるように、バッファ回路33から出力される互いに相異なる位相を有する二つの信号SQ1、SQ2のうちからいずれかを選択している。

【0076】従って、移相回路35における調整可能な移相量を少なく設定することができ、移相回路35の回路規模を小さくすることができる。この結果、位相光ネットワーク用光インタフェースモジュールの回路規模を小さくすることができる。併せて、製品毎の移相回路35におけるばらつきの影響を低減することができる。また、動画像のような大量のデータが伝送できる10ギガビットイーサネット(10 gigabit Ethernet)に代表されるような高速なネットワークシステムを容易に構築することができる。上記説明は、第1実施形態の発振回路を用いた場合であったが、第2実施形態から第12実施

18

形態の発振回路を用いても同様の効果を得ることができる。

#### 【0077】[14] 実施形態の変形例

##### [14.1] 第1変形例

以上の説明において、バッファ回路を複数設ける場合には、各バッファ回路を並列に設けるようにしていたが、複数のバッファ回路を直列に設け、いずれかのバッファ回路の出力端子の出力を移相回路に入力するように構成することも可能である。これにより、移相量を加算的にシフトすることができ、様々な移相量を容易に実現できる。

##### [14.2] 第2変形例

以上の説明においては、差動増幅器の非反転入力端子D1に入力信号を入力し、反転入力端子D2にバイアス電圧VBBを印加する構成を採っていたが、差動増幅器の反転入力端子D2に入力信号を入力し、非反転入力端子D1にバイアス電圧VBBを印加する構成を採ることも可能である。

##### [14.3] 第3変形例

以上の説明においては、発振回路をネットワーク用の光インターフェースモジュールに用いる場合についてのみ説明したが、発振回路、特に高周波発振回路を必要とする携帯電話などの無線通信機器など各種電子機器に適用することが可能である。

##### [14.4] 第4変形例

以上の説明においては、原則的に、SAW共振子または水晶AT共振子(圧電共振子)→差動増幅器(差動増幅器)→バッファ回路(帰還用バッファ回路)→スイッチ回路(信号選択部)→移相回路(または電圧制御移相回路)の順番で閉ループ(正帰還発振ループ)を形成していた。しかしながら、閉ループ中において、SAW共振子または水晶AT共振子、差動増幅器および移相回路(または電圧制御移相回路)の配置については任意である。

##### [14.5] 第5変形例

以上の説明においては、移相回路または電圧制御移相回路は一つ設ける構成を採っていたが、任意の数だけ設けるように構成することも可能である。この場合においてもいずれかを選択的に用いたり、多段に接続して用いるようにすることも可能である。

##### [14.6] 第6変形例

以上の説明においては、発振源として圧電共振子(SAW共振子、ATカット水晶共振子)の場合について説明したが、圧電共振子に代えて、圧電フィルタを用いても同様の効果を得ることが可能である。

##### [14.7] 第7変形例

尚以上の説明においては、差動増幅器及びバッファについては、詳しく述べなかったが、尚以上差動増幅器及びバッファ回路(帰還用バッファ回路および出力用バッファ回路)はECL(エミッタ結合論理)ラインレシーバ



(11)

19

を用いた差動増幅器で構成するのが好ましい。これは、ECLラインレシーバが高速デジタル通信分野において高速動作に適し、かつ、消費電力が低く抑えられることを特徴としているからである。

【0084】ECLラインレシーバは、図17の基本回路に示すような構成となっており、非反転入力端子（IN+）、反転入力端子（IN-）、バイアス電圧用端子（BIAS）、非反転出力端子（OUT+）及び反転出力端子（OUT-）を有している。そして、ECLラインレシーバは、バイアス電圧用端子（BIAS）に所定のバイアス電圧を印加することにより、非反転入力端子（IN+）および反転入力端子（IN-）に入力された信号の電圧差に応じて所定の位相差を有する出力信号を非反転出力端子（OUT+）及び反転出力端子（OUT-）から出力するECL差動増幅器として機能する。このECLラインレシーバは、他の発振回路または増幅器の正弦波のような信号または一般的に他の信号を、ECL回路によって用いられる電気レベルに変換するために利用される。

【0085】以上の説明のように、発振回路の差動増幅器にECLラインレシーバを用いることにより、容易にECL電気レベルの周波数信号出力を得ることができる。

【0086】[14. 8] 第8変形例

以上の説明においては、SAW共振子を構成する圧電材料については、詳しく述べなかったが、水晶の他、他の圧電材料としてランガサイトやLBO(LithiumTetraborate)などを用いたものを用いることが可能である。

【0087】[14. 9] 第9変形例

以上の説明においては、周波数選択部として、移相回路における出力信号のうち所定の周波数帯域成分のみを選択的に通過させるBPF(Band Pass Filter)として機能するものについての説明したが、移相回路における出力信号のうち所定の周波数帯域成分のみを選択的に阻止するBEF(Band Elimination Filter)として機能するように構成することも可能である。

【0088】

【発明の効果】本発明によれば、移相回路の回路規模を大きくすることなく、容易に発振回路のループ利得を確保して、効率の良い発振を行わせることが可能となる。また、共振周波数の異なる圧電共振子を用いてそれぞれに対応する発振回路を設計する場合でも、正帰還発振ループが逆になるものの、ほぼ同様の回路構成を採ることが可能となり、設計の容易化を図ることができる。さらに差動増幅器としてECLラインレシーバを用いることにより、容易にECL電気レベルの周波数信号出力を得

20

ることができる。

【図面の簡単な説明】

【図1】 第1実施形態の発振回路の概要構成図である。

【図2】 第1実施形態の動作説明図である。

【図3】 第2実施形態の発振回路の概要構成図である。

【図4】 第2実施形態の動作説明図である。

【図5】 第3実施形態の発振回路の概要構成図である。

【図6】 第3実施形態の動作説明図である。

【図7】 第4実施形態の発振回路の概要構成図である。

【図8】 第5実施形態の発振回路の概要構成図である。

【図9】 第6実施形態の発振回路の概要構成図である。

【図10】 第7実施形態の発振回路の概要構成図である。

【図11】 第8実施形態の発振回路の概要構成図である。

【図12】 第9実施形態の発振回路の概要構成図である。

【図13】 第10実施形態の発振回路の概要構成図である。

【図14】 第11実施形態の発振回路の概要構成図である。

【図15】 第12実施形態の発振回路の概要構成図である。

【図16】 第13実施形態の光インターフェースモジュールの概要構成ブロック図である。

【図17】 ECLラインレシーバの基本回路図である。

【図18】 帰還型発振器の原理説明図である。

【符号の説明】

10……光インターフェースモジュール

30、80……発振回路

31……差動増幅回路（差動増幅器）

32……SAW共振子（圧電共振子）

32A……ATカット水晶共振子（圧電共振子）

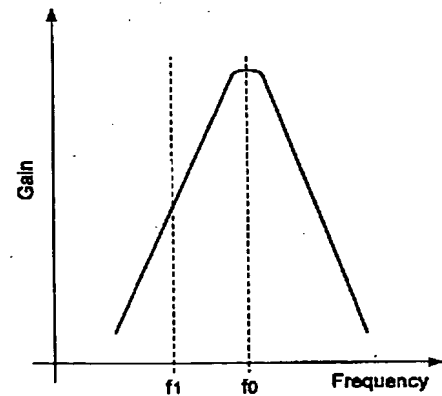
33……バッファ回路（帰還用バッファ回路）

34、34A……スイッチ回路（信号選択部）

35……移相回路（第2移相部）

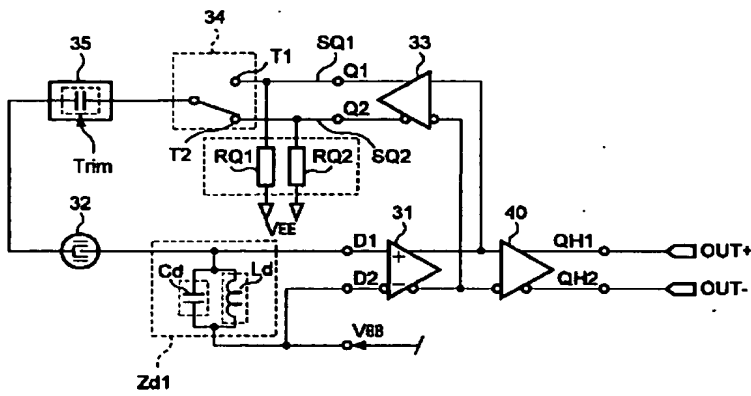
40……出力バッファ回路（出力用バッファ回路）

85……電圧制御移相回路

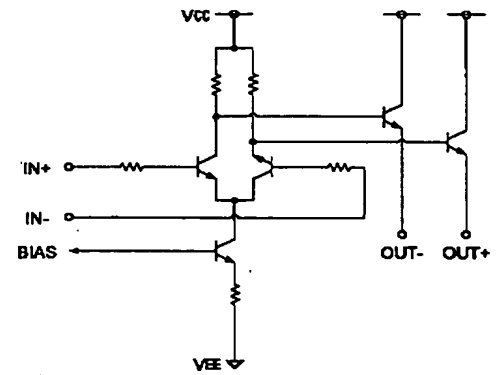


(13)

【図7】

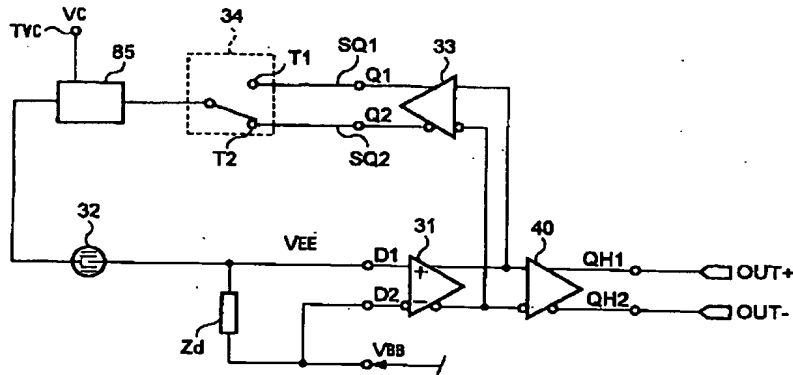


【図17】

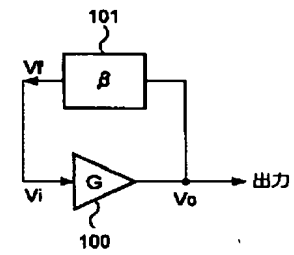


【図8】

80

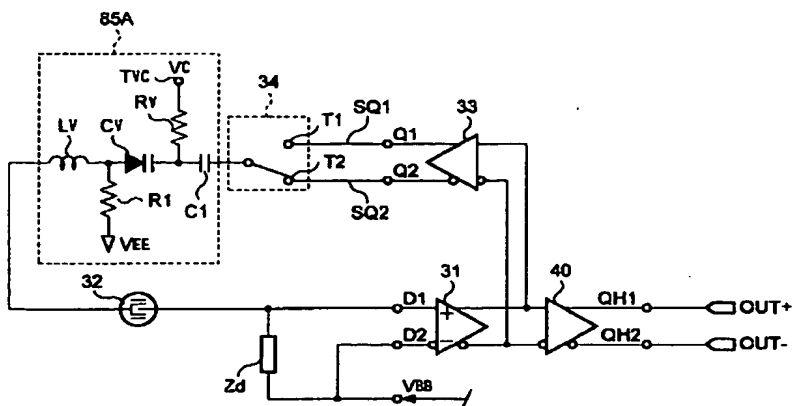


【図18】



【図9】

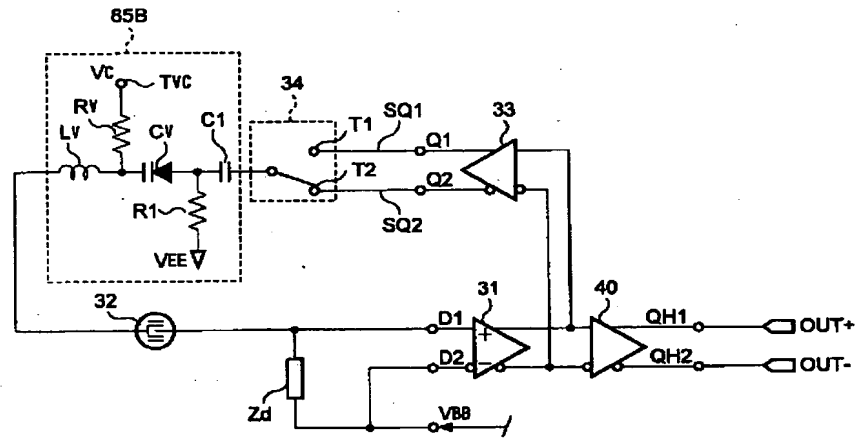
80A



(14)

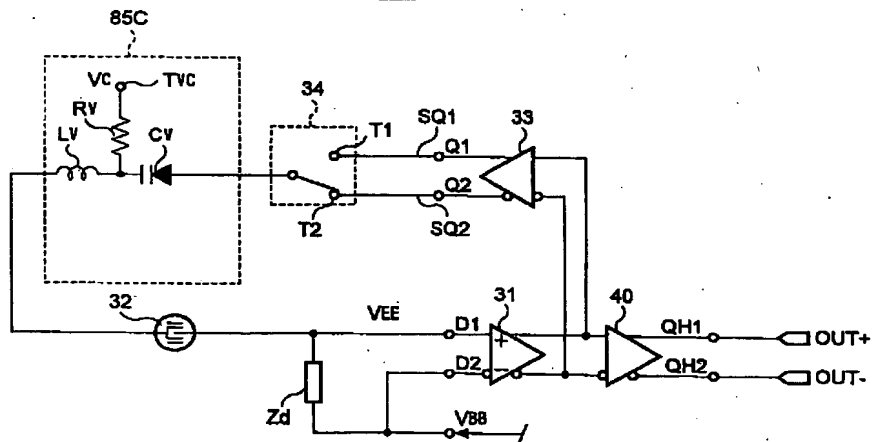
【図 10】

80B



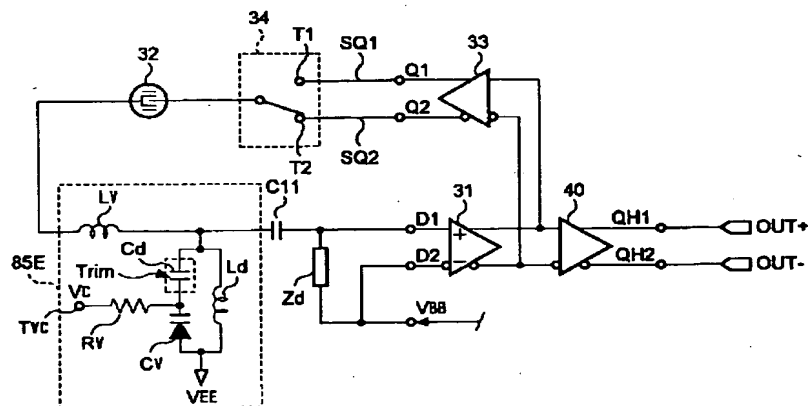
【図 11】

80C



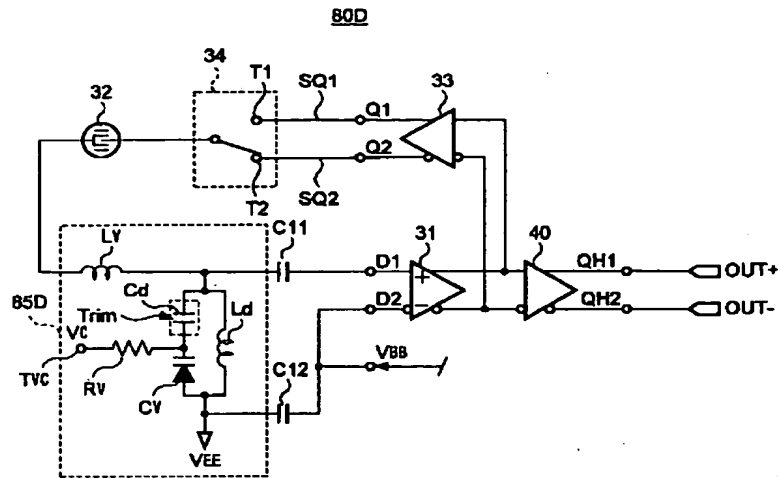
【図 13】

80E

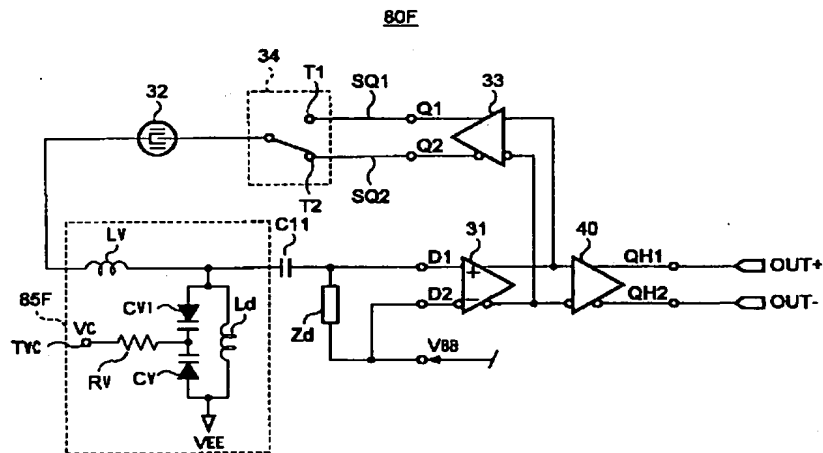


(15)

【図12】

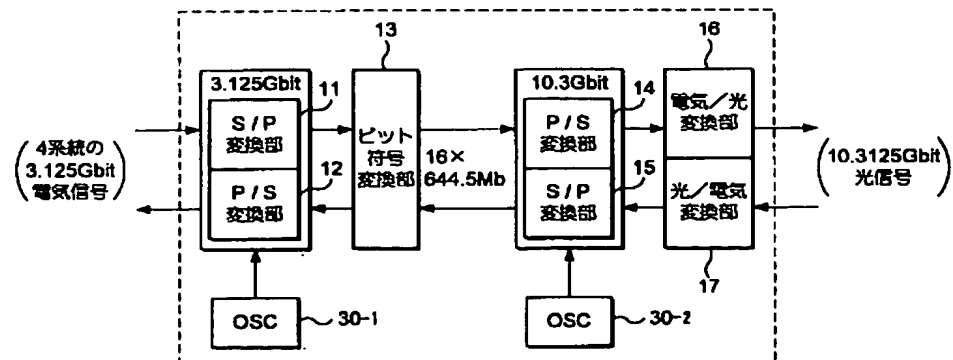


【図14】



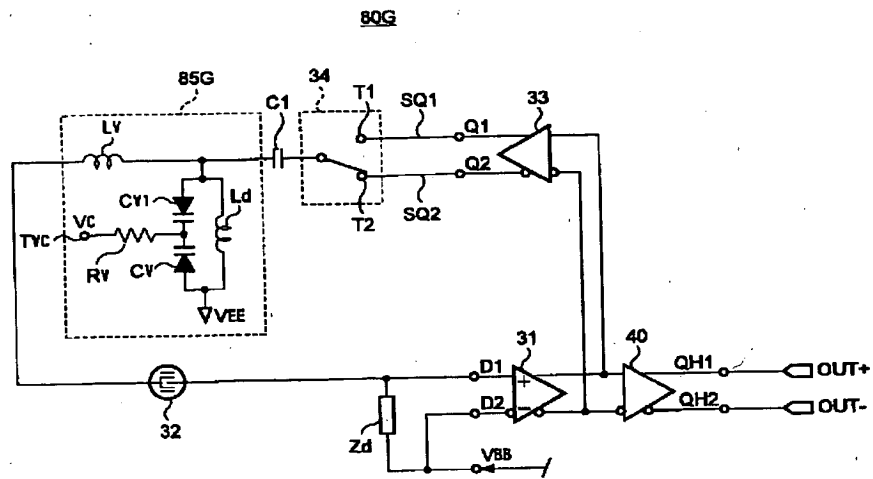
【図16】

10



(16)

【図15】



フロントページの続き

Fターム(参考) 5J079 AA04 AA06 BA00 BA12 DA13  
DA21 FA13 FB02 FB15 FB48  
GA00